

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-306516

(43)Date of publication of application : 02.11.2000

(51)Int.Cl.

H01J 11/02

G09G 3/28

H01J 11/00

(21)Application number : 2000-038166

(71)Applicant : HITACHI LTD

(22)Date of filing : 10.02.2000

(72)Inventor : AKIBA YUTAKA

AOYAGI PAUL

TANEI HEIKICHI

USHIFUSA NOBUYUKI

SHOJI FUSAJI

(30)Priority

Priority number : 11040684

Priority date : 18.02.1999

Priority country : JP

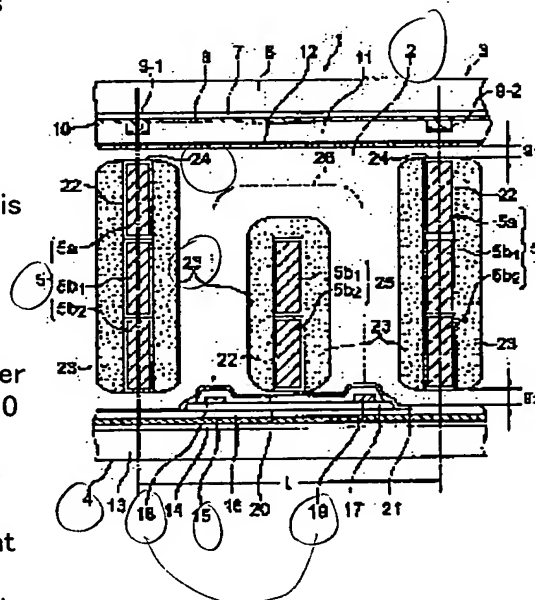
(54) PLASMA DISPLAY PANEL AND ELECTRON DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To achieve high brightness of a panel, high light emitting efficiency and low unnecessary electromagnetic radiation (EMI).

SOLUTION: In a plasma display panel 1, an address electrode 15 and display electrodes 18, 19 are crossed on a back substrate 4, and a metal partition wall 5 serving as a partition wall 24 specifying a display cell 2 is formed into a laminated structure of metal sheets 5a, 5b1, 5b2. The back substrate 4 inside the display cell 2 is partitioned via a partition wall 25 composed of the metal sheets 5b1, 5b2. A phosphor layer 23 is disposed in the partition wall 5 or 25, and further, a phosphor layer 12 is provided on a front substrate 3. A flat electrode 10 common to all of the display cells 2 is disposed on the side of the front substrate 3. With this constitution, the partition wall 24 of the metal partition wall 5, the partition wall 25 and a transparent electrode in the front substrate 3 remarkably elongates a discharge path 26, thereby suppressing partition wall dispersion of charged

particles at the time of formation of a positive column so as to maximize discharging efficiency. Consequently, the brightness of the panel and light emitting efficiency can be enhanced. Simultaneously, the flat electrode 10 can function as a shield of unnecessary radiation.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-306516
(P2000-306516A)

(43) 公開日 平成12年11月2日 (2000. 11. 2)

(51) Int.Cl.⁷

識別記号

F I

テ-マコ-ト (参考)

H 0 1 J 11/02

H 0 1 J 11/02

B

G 0 9 G 3/28

11/00

K

H 0 1 J 11/00

G 0 9 G 3/28

H

審査請求 未請求 請求項の数47 O L (全 29 頁)

(21) 出願番号 特願2000-38166(P2000-38166)

(22) 出願日 平成12年2月10日 (2000. 2. 10)

(31) 優先権主張番号 特願平11-40684

(32) 優先日 平成11年2月18日 (1999. 2. 18)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 秋庭 豊

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 アオヤギ ボール

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(74) 代理人 100075096

弁理士 作田 康夫

最終頁に続く

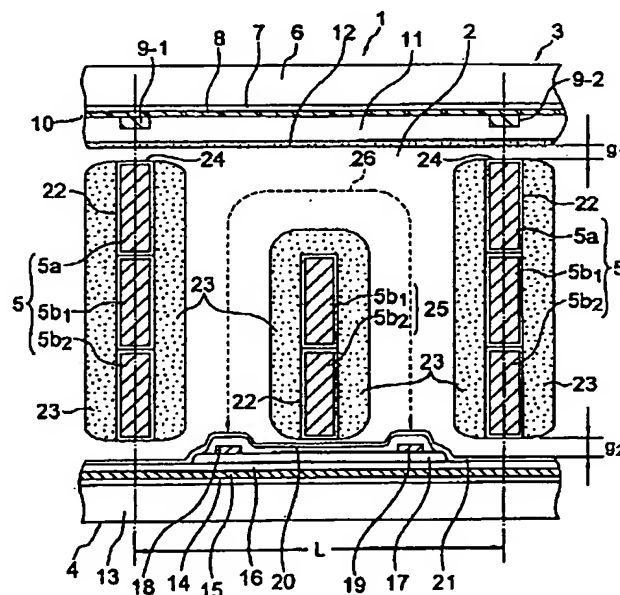
(54) 【発明の名称】 プラズマディスプレイパネル及び電子装置

(57) 【要約】

【課題】 パネルの高輝度化、高発光効率化及び低 E M I 化を実現する。

【解決手段】 背面基板4上に、アドレス電極15と表示電極18、19とが交差して設けられ、表示セル2を規定する隔壁24としてのメタル隔壁5がメタルシート5a、5b1、5b2の積層構造とする。表示セル2内の背面基板4側がメタルシート5b1、5b2による仕切壁25で仕切られ、これら隔壁5や仕切り壁25に蛍光体層23が、前面基板3に蛍光体層12が夫々設けられている。前面基板3側には、全表示セル2に共通の平面電極10が設けられている。この構成により、メタル隔壁5の隔壁24の部分と仕切り壁25と前面基板3の透明電極とで表示電極18、19間の放电路26が非常に長いものとなり、陽光柱形成時の荷電粒子の隔壁拡散が抑制されて放電効率が最大化し、パネルの輝度、発光効率が向上する。これと同時に、平面電極10が不要輻射のシールド作用をなす。

【図 1】



【特許請求の範囲】

【請求項 1】 複数の第 1 の表示電極と複数の第 2 の表示電極とが互いに平行かつ交互に配置され、複数のアドレス電極が該複数の第 1、第 2 の表示電極と交差するように配置された背面基板と、前面基板と、該前面基板と該背面基板との間に配置した隔壁部材とを少なくとも備えたことを特徴とするプラズマディスプレイパネル。

【請求項 2】 請求項 1 において、前記前面基板に平面電極が形成され、該平面電極は、平面状の透明電極と該透明電極上に形成したバス電極とを有することを特徴とするプラズマディスプレイパネル。

【請求項 3】 請求項 1 または 2 において、前記隔壁部材は表示セルを形成する穴部を有し、該穴部内で前記アドレス電極が前記第 1、第 2 の表示電極と交差することを特徴とするプラズマディスプレイパネル。

【請求項 4】 請求項 1、2 または 3 において、前記隔壁部材は表示セルを形成する穴部が多数配列して形成され、格子状をなすことを特徴とするプラズマディスプレイパネル。

【請求項 5】 請求項 4 において、前記隔壁部材の前記穴部間は隣接する前記表示セル間を隔てる隔壁をなしており、前記バス電極が該隔壁と重なるように格子状に形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 6】 請求項 1、2、3、4 または 5 において、前記隔壁部材は、金属の表面に絶縁層を設けた金属隔壁であることを特徴とするプラズマディスプレイパネル。

【請求項 7】 請求項 6 において、前記金属隔壁は、前記背面基板側に前記第 1、第 2 の表示電極間を仕切る仕切壁を有することを特徴とするプラズマディスプレイパネル。

【請求項 8】 請求項 6 または 7 において、前記金属隔壁は表面が絶縁層で覆われた複数の金属シートの積層体であることを特徴とするプラズマディスプレイパネル。

【請求項 9】 請求項 7 において、前記金属隔壁は、前記第 1 の表示電極と前記アドレス電極との交差領域に対して開口した穴部と、前記第 2 の表示電極と前記アドレス電極との交差領域に対して開口した穴部とが前記表示セル毎に設けられ、表面が絶縁層で覆われた第 1 の金属シートが所定個数前記背面基板に積層され、前記第 1 の表示電極と前記アドレス電極との交差領域と前記第 2 の表示電極と前記アドレス電極との交差領域とを含む領域に対して開口した穴部が前記表示セル毎に設

けられ、表面が絶縁層で覆われた第 2 の金属シートが所定個数該第 1 の金属シート上に積層されてなることを特徴とするプラズマディスプレイパネル。

【請求項 10】 請求項 1～9 記載のいずれか 1 つにおいて、

前記背面基板上の前記第 1 の表示電極と前記第 2 の表示電極との間に中間電極を設けたことを特徴とするプラズマディスプレイパネル。

【請求項 11】 請求項 6 において、前記金属隔壁は、前記第 1 の表示電極と前記アドレス電極との交差領域と前記第 2 の表示電極と前記アドレス電極との交差領域とを含む領域に対して開口した穴部が前記表示セル毎に設けられており、かつ前記背面基板上の前記第 1 の表示電極と前記第 2 の表示電極との間に中間電極を設けたことを特徴とするプラズマディスプレイパネル。

【請求項 12】 請求項 10 または 11 において、前記中間電極は前記第 1、第 2 の表示電極と平行であって、前記中間電極のパターンが前記金属隔壁を形成する前記第 1 または第 2 の金属シートによる前記表示セル間の隔壁の平行部に合わせて配置されていることを特徴とするプラズマディスプレイパネル。

【請求項 13】 請求項 1～12 記載のいずれか 1 つにおいて、前記第 2 の表示電極と前記アドレス電極によってアドレスされた前記第 1 の表示電極との間で陽光柱を形成して放電させることを特徴とするプラズマディスプレイパネル。

【請求項 14】 前面基板と背面基板とに駆動回路系に接続される電極が設けられ、かつ該前面基板と該背面基板との間に多数の穴部を有する隔壁部材が設けられ、該前面基板と該背面基板との対向する表面と該穴部とで表示セルが形成されたプラズマディスプレイパネルにおいて、

該隔壁部材は、1 個の表面が絶縁層で覆われた金属シートまたは複数の表面に絶縁層が設けられた金属シートが積層されてなり、

少なくとも 1 個の該金属シートが該駆動回路系に接続されていることを特徴とするプラズマディスプレイパネル。

【請求項 15】 前面基板と背面基板とに駆動回路系に接続される電極が設けられ、かつ該前面基板と該背面基板との間に多数の穴部を有する隔壁部材が設けられ、該前面基板と該背面基板との対向する表面と該穴部とで表示セルが形成されたプラズマディスプレイパネルにおいて、

該隔壁部材の該前面基板または該背面基板に対向する面に複数の凸部が形成され、

該凸部は該背面基板に形成されている該電極と重ならな

いように配置されていることを特徴とするプラズマディスプレイパネル。

【請求項 16】 前面基板と背面基板とに駆動回路系に接続される電極が設けられ、かつ該前面基板と該背面基板との間に多数の穴部を有する隔壁部材が設けられ、該前面基板と該背面基板との対向する表面と該穴部とで表示セルが形成されたプラズマディスプレイパネルにおいて、

該前面基板または該背面基板の該隔壁と対向する側の面に複数の凸部が形成され、

該凸部は該背面基板に形成されている該電極と重ならないように配置されていることを特徴とするプラズマディスプレイパネル。

【請求項 17】 請求項 15 において、前記凸部が誘電体または前記隔壁部材と同じ材料で形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 18】 請求項 16 において、前記凸部が誘電体パターンで形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 19】 請求項 1～18 のいずれか 1 つにおいて、

前記背面基板上には、第 1 の絶縁層、前記アドレス電極、第 2 の絶縁層の順に積層され、該第 2 の絶縁層上に前記第 1、第 2 の表示電極が形成され、さらに、前記第 1、第 2 の表示電極上に第 3 の絶縁層が積層されていることを特徴とするプラズマディスプレイパネル。

【請求項 20】 請求項 19 において、前記第 2 の絶縁層と前記第 1、第 2 の表示電極との間に下地層としての第 4 の絶縁層が設けられ、該第 4 の絶縁層は、表示セル内で、前記第 2 の絶縁層全体を覆うものではないことを特徴とするプラズマディスプレイパネル。

【請求項 21】 請求項 19 または 20 において、前記表示セル内の前記第 2 の絶縁層上での前記第 1 の表示電極と前記アドレス電極との交差部の近傍に、前記アドレス電極からスルーホールを介して接続されるアドレス予備電極を設けたことを特徴とするプラズマディスプレイパネル。

【請求項 22】 請求項 19 または 20 において、前記表示セル内の前記アドレス電極を覆う前記第 2 の絶縁層上に前記第 1、第 2 の表示電極が形成される第 5 の絶縁層が形成され、

該第 5 の絶縁層に前記第 1 の表示電極と前記アドレス電極との交差部の近傍に穴部を設けたことを特徴とするプラズマディスプレイパネル。

【請求項 23】 請求項 1～6 記載のプラズマディスプレイパネルに所望の駆動波形を供給する駆動回路を有する表示パネル部と、
該表示パネル部に所望の制御信号と電源を供給する駆動

制御装置と、

該表示パネル部と該駆動制御装置とを接続する配線ケーブルとを備えたことを特徴とする画像表示装置。

【請求項 24】 請求項 6～23 のいずれか 1 つに記載のプラズマディスプレイにおいて、

表示発光放電時、前記第 1 の表示電極と前記第 2 の表示電極との間で発生するグロー放電の陽光柱部に、前記前面基板の平面電極、前記メタル隔壁のいずれか一方もしくは両方に印加される電位 V_m と、前記前面基板の平面電極と前記メタル隔壁との表面に形成される壁電圧 V_q とを用いて等電位領域を形成したことを特徴とするプラズマディスプレイパネル。

【請求項 25】 請求項 24 において、前記第 1 の表示電極と前記第 2 の表示電極のうちのアノード電極となる一方の電極に印加される表示パルス電圧 V_A が前記前面基板の平面電極、前記メタル隔壁のいずれか一方もしくは両方に印加される電位 V_m とほぼ等しいことを特徴とするプラズマディスプレイパネル。

【請求項 26】 請求項 25 において、前記アノード電極に印加される前記表示パルス電圧 V_A と前記前面基板の平面電極、前記メタル隔壁のいずれか一方もしくは両方に印加される電位 V_m とをほぼ零ボルトとし、

前記第 1、第 2 の表示電極のうちカソード電極となる一方の電極に印加される表示パルス電圧 V_K が負の表示パルス電圧 V_{sus} であることを特徴とするプラズマディスプレイパネル。

【請求項 27】 請求項 24、25 または 26 において、

前記前面基板の平面電極、前記メタル隔壁のいずれか一方もしくは両方に印加される電位 V_m を、前記駆動回路系の直流バイアス電圧供給端子に外部電位で与えることを特徴とするプラズマディスプレイパネル。

【請求項 28】 請求項 24、25、26 または 27 において、

前記前面基板の平面電極、前記メタル隔壁のいずれか一方もしくは両方に印加される電位 V_m を、電流制限抵抗が直列接続された前記駆動回路系の直流バイアス電圧供給端子の外部電位で与えることを特徴とするプラズマディスプレイパネル。

【請求項 29】 請求項 24、25、26、27 または 28 において、

前記第 1、第 2 の表示電極のいずれか一方もしくは両方と前記駆動回路系との間に電流制限抵抗を挿入し、前記第 1、第 2 の表示電極を駆動することを特徴とするプラズマディスプレイパネル。

【請求項 30】 請求項 24～29 のいずれか 1 つにおいて、

前記第 1、第 2 の表示電極のいずれか一方もしくは両方と前記駆動回路系との間に、かつ前記メタル隔壁と前記

駆動回路系との間に夫々電流制限抵抗を挿入したことを特徴とするプラズマディスプレイパネル。

【請求項 31】 請求項 30 において、前記表示セルの放電維持電流が前記表示セル内の前記第 1 の表示電極と前記第 2 の表示電極との間に流れるように、前記電流制限抵抗を形成したことを特徴とするプラズマディスプレイパネル。

【請求項 32】 請求項 29 において、前記電流制限抵抗を前記表示セル内の前記第 1、第 2 の表示電極のいずれか一方もしくは両方の上に直接形成したことを特徴とするプラズマディスプレイパネル。

【請求項 33】 請求項 29 において、前記電流制限抵抗を前記第 1、第 2 の表示電極のいずれか一方もしくは両方の取り出し部に、前記第 1、第 2 の表示電極のいずれか一方もしくは両方毎に形成したことを特徴とするプラズマディスプレイパネル。

【請求項 34】 請求項 3.2 または 3.3 において、前記電流制限抵抗は酸化ルテニウム (RuO_2) 系の材料からなることを特徴とするプラズマディスプレイパネル。

【請求項 35】 請求項 19 または 20 において、前記表示セル内の前記第 1、第 2 の表示電極の上に設けられた表面誘電体層の上に酸化ルテニウム (RuO_2) 系の陰極材料からなる薄膜あるいは厚膜パターン層を、前記第 1、第 2 の表示電極を少なくとも覆うように、設けたことを特徴とするプラズマディスプレイパネル。

【請求項 36】 請求項 19 または 20 において、該表示セル内の該第 1 の表示電極及び該第 2 の表示電極の上に設けた表面誘電体層上に陰極降下電圧 V_c が 150 ボルト以下の材料からなる薄膜あるいは厚膜パターン層を、前記第 1、第 2 の表示電極を少なくとも覆うように、設けたことを特徴とするプラズマディスプレイパネル。

【請求項 37】 夫々表面が絶縁された第 1、第 2 の電極を有する第 1 の基板と、該第 1 の基板に対向して配置され、表面が絶縁された平面状の第 3 の電極を有する第 2 の基板と、該第 1 の基板と該第 2 の基板との間に配置され、表面が絶縁された導体隔壁とを少なくとも備え、該第 1、第 2 の基板と該導体隔壁とによる放電空間内で、該第 1 の電極と該第 2 の電極との間でグロー放電を発生させて少なくとも陽光柱を形成することを特徴とする電子装置。

【請求項 38】 請求項 37 において、前記第 1 の電極と前記第 2 の電極のいずれか一方がアノード電極となり、他方がカソード電極となるように、前記第 1、第 2 の電極に電圧を印加し、該アノード電極の印加電圧に等しい電圧を前記導体隔壁と前記第 3 の電極とに印加し、前記導体隔壁と前記第 3 の電極とをアノード電極とすることを特徴とする電子装

置。

【請求項 39】 請求項 38 において、前記アノード電極の印加電圧をほぼ零ボルトとし、前記カソード電極を印加電圧として、前記第 1、第 2、第 3 の電極及び前記導体隔壁を駆動することを特徴とする電子装置。

【請求項 40】 請求項 39 において、前記第 1、第 2、第 3 の電極及び前記メタル隔壁と駆動回路系との間に夫々電流制限抵抗を挿入したことを特徴とする電子装置。

【請求項 41】 請求項 39 において、放電維持電流が前記第 1 の電極と前記第 2 の電極との間にほとんど流れるように、前記電流制限抵抗を形成したことを特徴とする電子装置。

【請求項 42】 前面基板と、背面基板と、第一、第二の部材を積層して形成した隔壁とを有するプラズマディスプレイパネルであって、該第一の部材には寸法の大きい第一の開口が形成され、該第二の部材には該第一の開口よりも小さい第二の開口が形成され、該第一の開口と該第二の開口とを用いて U 字型の放電路が形成されることを特徴とするプラズマディスプレイパネル。

【請求項 43】 前記部材が金属部材であることを特徴とする請求項 42 記載のプラズマディスプレイパネル。

【請求項 44】 前記第一の部材と前記第二の部材とを絶縁皮膜で被覆し、前記前面基板もしくは前記背面基板と対向する絶縁被膜の厚さを前記放電路内にある絶縁皮膜の厚さのほぼ 2 倍とすることを特徴とする請求項 42 記載のプラズマディスプレイパネル。

【請求項 45】 前記絶縁皮膜が酸化アルミであることを特徴とする請求項 44 記載のプラズマディスプレイパネル。

【請求項 46】 前記第一の部材を被覆する絶縁皮膜が非晶質ガラスであることを特徴とする請求項 42 から 45 のいずれかに記載のプラズマディスプレイパネル。

【請求項 47】 前記非晶質ガラスを熔融させて前記第一の部材と前記第二の部材とを固着させたことを特徴とする請求項 46 記載のプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、情報処理端末や平面型、壁掛けテレビなどに用いられるプラズマディスプレイパネルや電子装置に係り、特に、発光効率を大幅に向上（高輝度化と低消費電力化の実現）し、かつ低 EMI 化（不要電磁輻射の低減）を実現可能としたプラズマディスプレイパネルや電子装置に関する。

【0002】

【従来の技術】 従来のプラズマディスプレイパネルとしては、特開平 5-190099 号公報に見られるように、2 種類の表示電極が前面基板側の同一面内に配置され、これら表示電極として透明電極を用いる反射型面放

電方式の3電極構造が主流であり、プラズマディスプレイパネル内部（以下、パネル内部という）にグランド電極（接地電極）がない、あるいはグランド電極を設けないことを特徴とするものであった。

【0003】

【発明が解決しようとする課題】このような従来のプラズマディスプレイパネルでは、同じ前面基板に近接して設けられる2つの表示電極間で放電を行なわせるものであるため、十分な発光効率や輝度を得ることができない。これらを高めるためには、電極の駆動電流を大きくしなければならず、大きな消費電力を必要として効率の良い駆動が行なわれるとはいえるものではなかった。

【0004】また、グランドを充分に行なうことができないため、パネル内部の放電動作が不安定となり、このため、周囲の駆動回路などに悪影響を及ぼす不要電磁輻射が発生するという問題もあった。

【0005】本発明の目的は、かかる問題を解消し、発光効率を高め、高い輝度を得ることができるようにしたプラズマディスプレイパネル及び電子装置を提供することにある。

【0006】本発明の他の目的は、消費電力を低減し、不要電磁輻射を抑制して環境に優しい低コストのプラズマディスプレイパネル及び電子装置を提供することである。

【0007】また、限られたセルサイズの中で長ギャップを形成するには、折り曲げ形状（逆U字型）をもつ放電路を形成することが有効であるが、メタル隔壁を用いたプラズマディスプレイパネルの場合、その折り曲げ形状（逆U字型）をもつ放電路を如何に加工して形成するかが課題であった。

【0008】また、メタル隔壁の絶縁被膜として用いるガラス被膜は、ガラス粉末を電着法等各種プロセスで金属板に塗布し焼き付けて形成されるが、内部にピンホールが発生しやすく、かつ電界集中の起きやすい隔壁の角部で被膜厚さが薄くなるという性質をもつため、ガラス被膜は膜質、膜厚の信頼度に問題を残していた。ガラスに代わる被膜として熱膨張係数を考慮すると、酸化アルミ（ Al_2O_3 ）等の酸化物セラミックスの被膜があるが、これらは、真空蒸着、スパッタリング、イオンプレーティング等を用いて形成されるため、一定の膜厚を得るのにスルーブットに問題が残る。

【0009】本発明の他の目的は、折り曲げ形状（逆U字型）をもつ放電路を容易に形成可能なメタル隔壁を用いたプラズマディスプレイパネルを提供することにある。

【0010】また、本発明の他の目的は、耐電圧特性を確保できる絶縁皮膜を効率よく形成したメタル隔壁とそれを用いたプラズマディスプレイパネルを提供することにある。

【0011】

【課題を解決するための手段】本発明は、陽光柱を形成

したグロー放電を安定かつ効率良く維持するための基本原理に基づくものである。現在、本発明者等は、上記の課題を解決するための手段として、以下に述べる基本原理を基に、パネル・セル内部にグランドを形成する構造を用いて陽光柱を形成させるグロー放電を用いたAC形プラズマディスプレイパネルの研究、開発を行なっている。

【0012】図17はかかるプラズマディスプレイパネルの表示セル部分を示す断面図である。

【0013】同図において、プラズマディスプレイパネル1では、駆動回路系に接続された電極を有する前面基板3、背面基板4と、これらに挟まれて表面が絶縁膜22で覆われかつその側面が蛍光体23で塗布されたメタル隔壁5とにより周囲が囲まれた表示セル2が複数個形成されている。前面基板3には、1つの平面電極が複数個の表示セル2の共通表示電極10として形成されており、背面基板4には、各表示セル毎に、ライン状電極からなる表示電極17とアドレス電極15とが互いに交差して設けられ、これら電極17、15の交差部と上記共通表示電極10とを対向させた対向表示電極構造をなしている。

【0014】この構造によると、陽光柱の形成を安定かつ効率良く実現することができ、また、構造上表示セル2の開口率と蛍光体23の塗布面積を大幅に増加させることができたので、従来のAC型の構造に比べて、高発光効率化と高輝度化を同時に実現できるものであった。複数個の表示セル2の共通表示電極10として、1つの平面電極の代わりに複数のライン状電極からなる表示電極とすることもでき、かかる表示電極と背面基板4での表示電極17とを互いに平行かつ対称に形成することにより、表示発光放電を安定化する場合もある。

【0015】以上の構成の動作原理は、グロー放電の維持条件である陰極暗部の高電界領域と陽光柱の等電位領域とを同時に形成させ、かつメタル隔壁5の表面誘電体層22に壁電圧 V_w （壁電荷 $Q_w = C_w \cdot V_w$ ）を発生させることにより、プラズマを効率良く形成し、セルサイズの減少に伴う荷電粒子の隔壁拡散（エネルギー損失）の増加を抑制させるものである。これにより、輝度飽和（紫外線飽和）が発生しない低い電流密度でも放電を安定に維持できるため、陰極線管並みの性能が得られている。

【0016】また、上記構成の基本動作は、まず、対向表示電極10、17間に表面を絶縁した高アスペクト比形状のメタル隔壁5を配置し、このメタル隔壁5にアノード電極と等しい表示電圧（パルス電圧）を印加することにより、陽光柱の等電位領域を形成する。これと同時に、メタル隔壁5とカソード電極との間のギャップ部（陰極暗部の近傍）には、印加した表示電圧（パルス電圧）のほとんどが加わるため、高電界領域が形成される。

【0017】具体的には、表示発光放電時にカソード電極のみに負のパルス電圧を与え、メタル隔壁5とアノード電極とをグラウンド接地とすることにより、対向する表示電極10、17が互いにアノード電極とカソード電極とで入れ替わっても、メタル隔壁5をアノード電極、つまりグラウンド接地に維持できる。この動作条件の基では、メタル隔壁5をグラウンド（直流バイアス電位）に接続できるため、パネル・セル内部にグラウンドが配置される構造が形成され、メタル隔壁5がグラウンドプレーン（グラウンド電極）となる。

【0018】本発明は、以上の動作原理及び条件を基に、（1）発光効率、輝度を向上させるため、表示電極間の放電効率と可視光取り出し効率を大幅に増加させ、

（2）これと同時に、不要電磁輻射（EMI）を抑制するため、パネル前面の電極構造によりシールドする構造を提供するものである。

【0019】上記（1）を実現するために、本発明は、2つの表示電極を背面基板側に設け、かつこれら2つの表示電極間に新たな中間電極、あるいはメタル隔壁からなる仕切部を設けることにより、表示電極間に荷電粒子の隔壁拡散を抑制した長ギャップ長を形成するものである。かかる中間電極あるいは仕切部は夫々、背面基板上に2つの表示電極とともにメタル隔壁の一部で形成されており、上記の動作原理に基づいて荷電粒子の隔壁拡散を抑制するため、メタル隔壁と等しい電位が印加される。

【0020】矩形状の表示セルの場合、上記中間電極の配置構造により、放電路を長くするとともに表示セルの長手方向をほぼ二分し、陽光柱の断面形状を円形に近づけることにより、効率の良い陽光柱（グロー放電）が安定に形成されることになる。

【0021】さらに、メタル隔壁の外表面とともに前面基板の内面にも蛍光体を塗布し、これにより、蛍光体の塗布面積を増加させている。このため、本発明では、発光効率や輝度が大幅に向上することになる。特に、かかる構成は、プラズマディスプレイパネル以外にも、グロー放電を用いて陽光柱を形成させる電子装置にも適用することができ、放電効率、つまり紫外線発生効率を少なくとも向上させることができる。また、このように発光効率が大幅に向上することから、所望の輝度を得るための電力が従来技術に比べて少なく済み、消費電力の低減も実現できる。

【0022】上記の中間電極をメタル隔壁の一部として形成する場合には、背面基板側において、メタル隔壁を、上記2つの電極、即ち、第1の表示電極と第2の表示電極とが夫々上記アドレス電極と交差する2つの領域を1つの開口で囲うように形成された第1のメタルシートと、第1の表示電極とアドレス電極とが交差する領域と第2の表示電極と該アドレス電極とが交差する領域とを別々の開口で囲うように形成された第2のメタルシ

トとを少なくとも夫々前面基板、背面基板間に積層することにより、第2のメタルシートの2つの開口の間の部分で中間電極が形成されるようにし、かかる中間電極に少なくともメタル隔壁と等しい電位を印加するようにする。

【0023】上記の中間電極を背面基板上に直接形成する場合には、メタル隔壁を上記第1のメタルシートで形成し、かつ背面基板上の第1、第2の表示電極間に中間電極を形成し、この中間電極にメタル隔壁と等しい電位を印加している。

【0024】また、上記中間電極としては、背面基板上に直接形成する部分とメタル隔壁の一部として形成されている部分とからなるようにしてもよい。

【0025】一方、前面基板に透明な平面電極を設け、その抵抗分を減少させるバス電極は、ライン状の電極としてメタル隔壁によって形成される表示セル間の隔壁に対向させ、表示セルの開口率を減少させないようにしてほぼ100%としている。この平面電極は、メタル隔壁と同様に、アノード電極としてグラウンド接地される。

【0026】背面基板上に形成された中間電極はライン状に形成され、上記の第1、第2の表示電極間に挟まれて配置されている。この中間電極は、メタル隔壁とほぼ同電位にするため、メタル隔壁を形成する第1のメタルシートまたは第2のメタルシートのもつ格子形状の平行部とを合わせて近接配置される。夫々の中間電極接地は、夫々の端部に形成された端子を介して行なわれることを基本とするが、表示発光放電時には、中間電極に駆動電流をほとんど流す必要がないため、隣り合う中間電極の端部を順に接続して全ての中間電極が直列接続された状態として、1本の蛇行したラインパターン構造とし、かかるラインパターン全体の両端部付近に形成された取り出し端子で接地を行なう場合もある。

【0027】このように、パネル・セル内部にグラウンドが配置された構造が形成されて、メタル隔壁や中間電極がグラウンドプレーンとなると、表示電極間やアドレス電極、表示電極間の電極間容量の増加が駆動上の問題になるが、これを解決するためには、以下に述べるような電極間容量の低減構造を形成すればよい。

【0028】メタル隔壁は、前面基板または背面基板と対向する面に対して、あるいは前面基板または背面基板が該メタル隔壁と対向する面に対して、誘電体または隔壁材により複数の凸部が形成されてグラウンドプレーンを介して発生する容量増加を防止している。かかる凸部を背面基板に形成された表示電極やアドレス電極と重ならない形状、構造（中間電極の場合には、逆にグラウンド電位に保つため、積極的に重ねる構造にする場合もある）にして、さらに容量を低減させている。このとき、表示セル、ライン間の各種クロストーク防止や背面基板側の排気コンダクタンスの確保も考慮される。

【0029】次に、本発明の表示発光放電の動作を図1

～図4を用いて説明する。

【0030】図1において、Yスキャンの表示電極18とアドレス電極15との交差部でこれら電極間で書込放電を行なわせ、これにより、表示電極18の表面（実際には、誘電体層20を介した保護層21）上に、放電発光させる表示セル2を選択するための正の壁電荷（正の壁電圧）を形成する。この書込放電の終了後、表示電極18の表面に形成された壁電荷（壁電圧）の極性を反転させる放電を表示電極18、19の間で発生させる。このとき、表示電極18、19間の放電開始電圧を低減するために、メタル隔壁5を表示電極19と同電位とし、これにより、表示電極18とメタル隔壁5－b2との間に放電を発生させて表示電極18の表面に負の壁電荷（負の壁電圧）を形成する。書込放電時に表示電極18の表面に負の壁電荷（負の壁電圧）を形成させる場合には、かかる壁電荷（壁電圧）の極性反転を行なわせる必要はない。

【0031】表示発光放電時には、表示電極18の表面に負の壁電荷（負の壁電圧）が形成された表示セル2が選択される。負電圧 V_{sus} （ <0 ）である第1の表示パルス電圧をカソード電極となる表示電極18に印加することにより、負の壁電圧を順バイアスとして用いている。選択された表示セル2では、表示電極18、19が交互にアノード電極、カソード電極になり、AC形の表示発光放電を繰り返す。

【0032】第1の表示パルス電圧の印加時のアノード電極は表示電極19であるが、放電開始電圧を低減して放電効率を大幅に増加させるため、メタル隔壁5と平面電極10もアノード電極と同電位の零ボルトレベル付近に設定している。表示電極18、19はアノード電極、カソード電極として交互に入れ替わるが、メタル隔壁5と平面電極10とは常にアノード電極であり、零ボルト付近（グランド接地）に維持される。

【0033】これにより、放電を開始する箇所（種火放電）は、構造上電界強度が特に強くなる表示電極18とメタル隔壁5－b2との間あるいは表示電極19とメタル隔壁5－b2との間であり、その後、放電路26に沿う主放電に移行する。表示パルス電圧に対する放電は、表示電極18、19の表面に壁電荷が形成されて逆バイアスされることにより終了する。これと同時に、第1の表示パルス電圧印加時にメタル隔壁5と平面電極10の表面（実際には、酸化被膜、ガラス絶縁膜または酸化アルミ被膜の誘電体層22もしくは／及び蛍光体23）上に負の壁電荷が最初に形成されるため、パルス幅を長くして電離エネルギーを十分に供給している。次の第2の表示パルス電圧の印加以降は、上記の負の壁電荷が残っているため、パルス幅を短くすることができる。

【0034】また、壁電荷の形成を高速で行なう（高速駆動の）ために、電子を移動させ、第1の表示パルス電圧印加時には、表示電極19に負の壁電荷（負の壁電

圧）を形成している。その後の表示電極18、19ともに電圧が印加されないパルス休止期間では、空間電荷の存在を殆どなくして、表示電極19に形成された負の壁電荷（負の壁電圧）を効果的に利用している。

【0035】次の第2の表示パルス電圧印加時には、表示電極18、19の極性が逆転してアノード電極、カソード電極に入れ替わる。この瞬間に表示電極18、19の表面に形成されていた壁電圧が逆バイアスから順バイアスへ変化し、第1の表示パルス電圧印加時と同様の放電が繰り返される。

【0036】次に、上記（2）、即ち、プラズマディスプレイパネルの不要電磁輻射（EMI）の抑制を実現するために、本発明は、前面基板に透明で平面状をなす電極上に格子状のバス電極が設けられてなる平面電極が形成され、かつこの平面電極をグランド接地可能にしたシールド構造とするものである。

【0037】前面基板は、上記の動作原理に基づいて、X、Y夫々の表示電極を背面基板側に形成することにより、メタル隔壁の一部になり、このメタル隔壁は、アノード電極として駆動させるため、接地（直流バイアス電位）される。表示セルの開口率を低下させないために形成されたこの透明な平面状の電極とその上に設けられた格子状のバス電極とからなる平面電極は、これを接地することにより、メッシュ状のシールド板として用いている。従来技術では、前面基板上に個別のシールド板を設ける必要があったが、本発明は、かかるこうせいにより、シールド板がメタル隔壁の一部と兼用できるために個別のシールド板が不要になり、低コスト化も同時に実現している。従って、不要電磁輻射（EMI）が効果的に抑制されることになる。

【0038】また、図1に示すプラズマディスプレイパネルの構造においては、折り曲げ形状を有する放電路が形成されている。この場合、前面基板と、背面基板と、第一、第二の部材を積層して形成した隔壁とを有するプラズマディスプレイパネルであって、該第一の部材には寸法の大きい第一の開口が形成され、該第二の部材には該第一の開口よりも小さい第二の開口が形成され、該第一の開口と該第二の開口とを用いてU字型の放電路が形成されることで、折り曲げ形状をもつ放電路を容易に形成することができる。また、単純な孔形状を形成した金属薄板の積層構造とすることで、メタル隔壁で折り曲げ形状の放電路を形成する上で、加工性、組立性が向上する。すなわち、1セルの基本構造として、複数の貫通孔を有する金属薄板を2枚以上積層した構造とすることで、折り曲げ形状をもつ放電路を容易に形成することができ、陽光柱本来の効率を得るために必要な放電路 g （ギャップ長）の長さを得ることができる。例えば、絶縁皮膜を形成した約0.25mm厚の金属薄板を3枚積層固着すれば約2mmの放電路 g の長さを得ることができる。また、図1に示すような折り曲げ形状の放電路を有するプラズマ

ディスプレイパネルにおいては、第一の部材と第二の部材とを絶縁皮膜で被覆し、前面基板もしくは背面基板と対向する絶縁被膜の厚さを放電路内にある絶縁皮膜の厚さのほぼ2倍とすることで、耐電圧特性を確保できる絶縁皮膜を効率よく形成することができる。

【0039】

【発明の実施の形態】以下、本発明の実施形態を図面を用いて説明する。図1は本発明によるプラズマディスプレイパネルの第1の実施形態の1つの表示セル部分を拡大して示す断面図であって、1はこの実施形態であるプラズマディスプレイパネル、2は表示セル、3は前面基板、4は背面基板、5はメタル隔壁、5a、5b1、5b2はメタルシート、6はガラス基板、7は下地膜、8は透明電極、9-1、9-2はバス電極、10は平面電極、11は誘電体層、12は蛍光体層、13はガラス基板、14は下地膜、15はアドレス電極、16、17は誘電体層、18はYスキャン表示電極、19はX表示電極、20は誘電体層、21は保護層、22は酸化被膜、23は蛍光体層、24は隔壁、25は仕切壁、26は放電路である。

【0040】なお、図4(a)は1つの表示セル2の部分での前面基板2側から背面基板4側を見た平面図、図4(b)は1つの表示セル2の部分での背面基板4側から前面基板2側を見た平面図であり、この表示セル2は長さL×幅Wの矩形状をなしており、図1は図4に示す表示セル2の長手方向にその中央部を通る分断線A-A'に沿う断面を表わすものである。

【0041】図1において、プラズマディスプレイパネル1は、前面基板3、背面基板4及び及びメタル隔壁5から構成される3ピース構造をとっている。

【0042】前面基板3は、透明なガラス基板6の上に透明なSiO₂の下地膜7が、さらにその上にITO膜の透明電極8が形成され、さらに、この透明電極8上に抵抗率ρの小さいバス電極9(9-1、9-2)が格子状に形成された構成をなしている。かかるバス電極9と透明電極8とは平面電極10を形成しており、この平面電極10は、後述するように、メタル隔壁5と同様の作用をし、後述する表示発光放電時には、メタル隔壁5とほぼ同電位レベルで駆動されて図示するような放電路26を形成する。

【0043】バス電極9は不透明なAg系などの厚膜導体で形成されるが、Cr/Cu/Crの金属積層膜で数μm程度の厚さに形成するようにすることもできる。また、バス電極9に黒色系の導体材料を用いることにより、ブラックマトリックスと兼用する場合もある。透明電極8とバス電極9との上には、壁電荷を蓄積する厚膜(薄膜の場合もある)の誘電体層11と透過型の可視光を出す薄い蛍光体層12とが順に形成されている。

【0044】背面基板4では、ガラス基板13の上にSiO₂の下地膜14が形成され、その上にAg系などの

厚膜導体からなるアドレス電極(A電極)15と厚膜の誘電体層16が順に形成されている。その誘電体層16の上にさらに誘電体層17が形成されており、その上に2つの表示電極18、19が互いに平行に、かつアドレス電極15と交差するように配置されている。この誘電体層17は、表示電極18、19とアドレス電極15とのギャップを増加させて浮遊容量が形成されにくいようにするためのものである。これら表示電極18、19と誘電体層17とは、さらに、誘電体層20で覆われており、これら誘電体層16、17、20の表面上には、2次電子放出係数が大きくて耐スパッタ性に優れたMgO膜の保護層21が形成されている。この保護層21は、プロセス及びコスト面から厚膜で形成する場合もある。

【0045】なお、表示電極18、19を特に前面基板3に設ける必要がないため、保護層21に用いる材料としては、必ずしもMgO膜のような透過形の材料である必要がなく、陰極降下電圧V_cが低いあるいは耐スパッタ性に優れた材料であるY₂O₃やRuO₂系などを用いる場合もある。陰極降下電圧V_cを低くできると、表示発光放電時の駆動電圧V_{sus}を低くすることができ、これにより、駆動回路やパネルの消費電力が低減し、発光効率の向上に大きく寄与する。

【0046】また、MgO膜(V_c=200~250V)の保護層21の代わりに、RuO₂系の耐スパッタ性の保護膜を表示電極18、19近傍の誘電体層20上に形成することにより、陰極降下電圧V_cの低減(80~150V以下)や電流制限抵抗の形成(図11~図13)を行なっている。勿論、RuO₂系の耐スパッタ性の保護膜をMgO膜の保護層21上にも形成する場合もあり、さらに、プロセスの簡易化を図る上から、表示電極18、19の近傍だけではなく、表示セル2の全領域に形成する場合もある。本発明の上記基本原理に基づけば、陰極降下電圧V_cを200Vから100Vに半減することにより、発光効率はほぼ2倍に増加する。

【0047】メタル隔壁5は、熱膨張係数がガラス基板6、13とほぼ同じにしたFe-Ni系の薄板の表面に酸化被膜22が施されたメタルシート5a、5b1、5b2が積層されて形成されたものである。メタルシート5aとメタルシート5b1、5b2とは種類が異なるものであって、メタルシート5aは、図5(a)に示すように、上記の薄板に複数の開口27が形成配列されて格子状をなすものであって、夫々の開口27は、一点鎖線で示すように、1つの表示セル2の範囲を規定するものである。かかる表示セル2の範囲を規定する開口27の周りの壁28が、図1に示すように、隣接する表示セル2間を隔てる隔壁24を形成することになる。

【0048】これに対し、メタルシート5b1、5b2は、図5(b)に示すように、1つの表示セル2毎に2つの開口27-1、27-2が形成されているものであって、これら開口27-1、27-2が仕切部29によ

って仕切られている。

【0049】かかる開口27、27-1、27-2は両面エッチング加工などによって形成されたものであって、これら開口27、27-1、27-2の内面を含めた全表面に絶縁性の酸化皮膜22が施されることにより、夫々のメタルシート5a、5b1、5b2が形成されている。酸化皮膜22に代わりに、イオンプレーティングによる酸化アルミナ皮膜や電着により形成したガラス絶縁膜を用いて膜厚や膜質を適正化し、角部で薄くならないように、絶縁膜の耐電圧特性を向上させる場合もある。

【0050】図1において、メタル隔壁5は、かかる3枚のメタルシート5a、5b1、5b2が、同じ表示セル2を形成する上記開口（図5での開口27、27-1、27-2）が一致するようにして積層組立てられた後、それらの開口の内面に蛍光体層23がほぼ均一な厚さ（例えば、数10 μ m程度）で形成される。このようにメタルシート5a、5b1、5b2が積層されてなるメタル隔壁5では、夫々の壁28（図5）が積層されて隣接する表示セル2を隔てる隔壁24を構成し、また、メタルシート5b1、5b2の仕切部29が積層されて、表示セル2内の一部を表示電極18側と表示電極19側とに仕切る仕切壁25を形成する。この仕切り壁25は背面基板4上の保護層21に近接した配置となっており、背面基板4側の表面を除いたその表面全体に蛍光体層23が設けられている。

【0051】ここで、表示発光放電時には、表示電極18、19間に放電路26が形成されるが、この放電路26は、表示電極18からメタル隔壁5による隔壁24のメタルシート5a、5b1、5b2と仕切壁25のメタルシート5b1、5b2の間を通り、次いで、前面基板3の平面電極10と仕切壁25のメタルシート5b1、5b2との間を通り、次いで、メタル隔壁5の反対側の隔壁24のメタルシート5a、5b1、5b2と仕切壁25のメタルシート5b1、5b2との間を通して表示電極19に至るものであり、前面基板側にかかる表示電極18、19を平行に配置した構造の従来のプラズマディスプレイパネルや前面基板と背面基板とに夫々表示電極を対向して設けた構造の従来のプラズマディスプレイパネルに比べ、表示発光放電の放電路を少なくとも2倍以上と長いことになり、適正な長さとする事ができる。

【0052】なお、メタルシート5a、5b1、5b2の積層時に発生するこれらメタルシート間のギャップは、駆動上、絶縁膜上に壁電荷（壁電圧）を形成して用いるため、前面基板3とメタル隔壁5との間のギャップg1や背面基板4とメタル隔壁5との間のギャップg2と同様、局所的に数10 μ m以内であれば、特性上の問題はない。

【0053】図2は図1に示したプラズマディスプレイパネル1の表示セル2のアドレス電極15の長手方向に

みた断面図であって、図4において、表示セル2の長手方向に垂直な方向の表示電極18に沿う分断線B-B'から見た断面図であり、図1に対応する部分には同一符号をつけて重複する説明を省略する。

【0054】また、図3は図1に示したプラズマディスプレイパネル1の矩形状の表示セル2の長手方向に見た断面図であって、図4において、表示セル2の長手方向に表示セル2間の壁部に沿う分断線C-C'から見た断面図であり、27、28、29は誘電体パターン、30は接触部、31は凸部、32、33、34は誘電体パターン、35は接触部、36は凸部である。また、図1に対応する部分には同一符号をつけて重複する説明を省略する。

【0055】図3において、メタルシート5a側の隔壁24の交差部（図4（b））に対向する前面基板3上の位置に、前面基板3とメタル隔壁5との間隔g1を所定に維持するための凸部31が設けられ、また、メタルシート5b2側の隔壁24の交差部（図4（a））に対向する背面基板4上の位置に、背面基板4とメタル隔壁5との間隔g2を所定に維持するための凸部36が設けられている。この凸部31は3層の誘電体パターン27、28、29が積層されてなり、その先端は上記交差部との接触部30をなして、これら誘電体パターン27、28、29は接触部30に近いもののほどパターン面積が小さくなっている。同様に、凸部36も3層の誘電体パターン32、33、34が積層されてなり、その先端は上記交差部との接触部35をなして、これら誘電体パターン32、33、34は接触部35に近いもののほどパターン面積が小さくなっている。

【0056】このように凸部31、36を配置することにより、これらは上記の各電極から充分離れており、これらによって各電極間の容量が増加しないようにしている。

【0057】ここで、誘電体パターン32、33は夫々、誘電体層17、20のパターン形成プロセスで同時に形成される。接触部30、35のパターン形状、つまり凸部31、36の頂点の形状は正方形でもよいが、矩形、十字形、円形、楕円形などの形状としてメタル隔壁5に対する位置合わせ精度を緩和する場合もある。

【0058】なお、ギャップg1、g2は各表示セル2内の雰囲気気を所定に均一にするために必要であるが、このギャップg2が存在しないと、メタル隔壁5と背面基板4の表示電極18、19との間に空間を介さない誘電体層による大きな容量が発生することになり、このために、背面基板4に凸部36を設けて空間を形成し、かかる空間により容量を低減するものである。従って、かかる容量を低減するために、かかる凸部36の代わりに、例えば、ギャップg2を確保するために、メタル隔壁5のメタルシート5b2側にガラス被膜22を用いて凸部を形成するようにしてもよい。かかる凸部は、メタルシ

ート5aにガラス被膜22を形成する時に発生する表面張力を利用することによって形成することができる。一方、メタル隔壁5と前面基板3の平面電極10とは、アノード電極として、共にグランド接地されているため、容量が大きいほど安定して駆動することができるため、凸部31を誘電体パターン27の1層からなるものとして十分に低くするようにしてもよい。

【0059】次に、図4(a)において、メタル隔壁5のメタルシート5b1、5b2は、図5で説明したように、表示セル2の占める一点鎖線で示す平面領域37の中央に仕切部29を有しており、この仕切部29で仕切られた一方の領域が表示電極18とアドレス電極15との交点38aを含み、他方の領域が表示電極19とアドレス電極15との交点38bを含む構造をなしている。表示電極18、19のうちのYスキャン電極になる表示電極18とアドレス電極15とは、交点38a近傍で書込放電の低電圧化を実現するために、夫々の電極の表面に誘電体層20、16を個別に形成している。書込放電時などの表示電極18とアドレス電極15との間の容量の低減や耐圧の向上は、誘電体層17の挿入により、厚さや膜質を適正化させている。

【0060】以上のように、この実施形態では、放電路26を表面を誘電体で覆った金属で囲んだ構造としているので、少ない電流で陽光柱を形成する表示発光放電を行なわせることができ、表示発光放電時の放電路を長く仕切壁25や前面基板3側に蛍光体を塗布できるものであるし、バス電極9-1、9-2を隔壁24に対向した位置に配置できて表示セル2の開口率をほぼ100%とすることができることから、発光効率が大幅に向上して高輝度を得ることができ、従って、従来のプラズマディスプレイパネルに比べて、少ない電力で所望とする輝度を得ることができ、消費電力の低減が可能となるし、さらに、前面基板3側には、平面電極10をグランド電極として作用させるものであるから、この平面電極10がシールドとして作用し、不要電磁輻射の抑制も効果的に行なわれることになる。

【0061】図6は本発明によるプラズマディスプレイパネルの第2の実施形態を示す図であって、同図(a)は前面基板側から背面基板側を見た平面図、同図(b)は同図(a)での背面基板の分断線D-D'に沿う断面図であり、39はアドレス補助電極、40は穴部、41は導体スルーホール、42は誘電体層である。なお、図示する以外の部分構成は先の第1の実施形態と同様であり、前出図面に対応する部分には同一符号をつれて重複する説明を省略する。

【0062】図6(a)、(b)において、背面基板4は、まず、ガラス基板13上にSiO₂の下地膜14が形成され、その上にAg系などの厚膜導体からなるアドレス電極(A電極)15が、さらに、これを覆って厚膜の誘電体層16が形成されている。この誘電体層16

は、その上に形成される2つの互いに平行に配置された表示電極18、19とこれらに直交するアドレス電極15との間の電極間容量を大幅に低減するために、十分に厚く($t=50\sim500\mu\text{m}$)し、または、低比誘電率($\epsilon_r=4\sim6$)の材料で形成されている。

【0063】一方、Yスキャン電極になる表示電極18とアドレス電極15との放電開始電圧、あるいは書込電圧を低減(確保)するために、誘電体層16に穴部40が設けられ、そこにAg系の厚膜導体が充填されて導体スルーホール部41が形成され、かつ誘電体層16の上に導体スルーホール部41を介してアドレス電極15と電気的に導通させる形でアドレス補助電極39が形成されている。また、誘電体層16に穴部40を設けるが、これに導体スルーホール41を充填せずに電気的に導通さない形でアドレス補助電極39を形成する場合もある。この場合には、表示電極18とアドレス電極15との間の放電開始電圧は、アドレス電極15とアドレス補助電極39との間で低電圧で間接放電が発生して導通状態になるために、導体スルーホール41を充填して電気的に導通させる場合と同様の効果が得られる。つまり、放電開始電圧は、導体スルーホール部41や穴部40の構造にばらつきが存在しても、安定している。

【0064】導体スルーホール部41は、誘電体層16に穴部40を一括または多層印刷で形成した後、そこにAg系などの厚膜導体を一括充填する、あるいは一層($10\sim25\mu\text{m}$)を印刷する毎にAg系などの厚膜導体を印刷充填することにより形成されている。

【0065】このときのアドレス補助電極39は、表示電極18、19と同一工程で誘電体層16上に形成され、これら3電極の上には、さらに、誘電体層42と2次電子放出係数が大きくて耐スパッタ性に優れたMgO膜の保護層21が順に形成されている。誘電体層42は、表示電極18、19上の近傍を覆った図1に示す誘電体層20と異なり、アドレス補助電極39が表示電極18、19と同一平面の誘電体層16上に同時に形成され、アドレス補助電極39と表示電極18との間のギャップg3で放電開始電圧を効果的に制御できるために、表面全体を覆っている。

【0066】アドレス電極15と表示電極18との間の放電開始電圧及び電極間容量は、アドレス補助電極39と表示電極18との間のギャップg3の形状(面放電電極構造)に応じて決まる。これにより、低電圧化、低容量化を容易に実現でき、かつクロス電極構造の影響が直接的には抑制されるために、これらのばらつきを大幅に減少させている。

【0067】図7は本発明によるプラズマディスプレイパネルの第3の実施形態の1表示セル分のアドレス電極に沿う断面図であって、5bはメタルシートであり、図1に対応する部分には同一符号を付けて重複する説明を省略する。

【0068】同図において、この実施形態では、図5(a)に示したメタルシート5aと図5(b)に示したメタルシート5bとを1枚ずつ積層することにより、メタル隔壁5を形成したものである。これは、図1に示した実施形態において、メタルシート5b1、5b2のうち的一方を取り除いた構成をなすものであり、この放電路26が図1に示した実施形態での放電路26よりも短くなるが、メタルシートの枚数を1枚省いたものであるから、プラズマディスプレイパネルの組立性の向上やコスト低減を実現できる。また、メタルシートの構造、厚さを調整することにより、メタルシートの枚数に依存せずに放電路26を確保する場合もある。

【0069】図8は本発明によるプラズマディスプレイパネルの第4の実施形態の1表示セル分のアドレス電極に沿う断面図であって、43は中間電極、44-1、44-2はライン状導体パターン、45-1、45-2は外周部であり、図1に対応する部分には同一符号付けて重複する説明を省略する。

【0070】同図において、この実施形態は、メタル隔壁5として、図5(a)に示すメタルシート5aを1枚用いたものであり、表示セル2内には、図1や図7に示した実施形態のように仕切壁25が設けられていない。その代り、2つの表示電極18、19の間に中間電極43を配置し、これによって背面基板4側に等価的な仕切部が形成されて、表示電極18から前面電極3側を通過して表示電極19へ至る放電路26が形成されるようにしている。

【0071】この中間電極43は、表示電極18、19間で表示発光放電を行なうとき、アノード電極として駆動され、これにより、陽光柱を効率良く形成している。中間電極43と同様にアノード電極として駆動されるメタル隔壁5は、そこに印加されるアノード電位の安定性を確保するために、中間電極43のパターンと電気的に導通している同様のライン状導体パターン44-1、44-2が表示セル2の外周部45-1、45-2に、メタル隔壁5と対向するように配置される。

【0072】なお、この第4の実施形態の変形例として、図8において、背面基板4側を前面基板側とし、前面基板3側を背面電極側としてもよい。この場合、表示セル2の開口率を確保するために、この変形例での背面電極側では、平面電極10（透明電極8+バス電極9-1、9-2）を除いて、アドレス電極15を前面基板側の表示電極18、19と交差するように設け、また、前面基板側の中間電極43を、少なくとも表示セル内の部分で、透明電極とする。

【0073】かかる変形例では、前面電極側に透明でない表示電極18、19が設けられる点で、図8に示した第4の実施形態よりも開口率が若干低下するが、背面基板側に設ける蛍光体層12を充分厚くすることができるから、輝度が増加するし、また、メタル隔壁5と背面基

板側とを固着して1ピースに一体化した後、メタル隔壁5の表面と背面基板側とに同時に厚膜印刷などによって蛍光体層を形成することができて、作業が簡略化できる。さらに、メタル隔壁5と背面基板側とが固着される1ピースと前面基板側との2ピースの組立てでパネルを形成するようにすることができるものであるから、組立て作業も簡略化される。

【0074】図9は図8に示した第4の実施形態の背面基板4側をみた平面図であって、15-1、15-2、15-3はアドレス電極、18-1、18-2、19-1、19-2は表示電極、43-1、43-2は中間電極、44-1、44-2、44-3はライン状導体パターン（メタル隔壁5と重なるため、図示せずに符号だけを示す）、46-1、46-2、46-3、46-4は接続パターン、47-1、47-2、48は電極取出端子、49-1、49-2は接続パターン、50-1、50-2、50-3は電極取出端子である。なお、同図での分断線E-E'に沿う断面図が図8である。

【0075】図9において、各表示セル2毎に、1つつアドレス電極15-1、15-2、15-3、……が横切っており、これらアドレス電極15-1、15-2、15-3、……は夫々個別の電極取出端子50-1、50-2、50-3、……に接続されている。また、各表示セル2毎に、ライン状のアドレス電極15-1、15-2、15-3、……と交差して、ライン状の表示電極18、19が互いに平行に配置され、さらに、これら表示電極18、19間にこれらと平行にライン状の中間電極43が配置されている。各表示電極18-1、18-2、18-3、……は夫々個別の電極取出端子47-1、47-2、……に接続されており、各表示電極19-1、19-2、……は夫々接続パターン49-1、49-2、……を介して共通の電極取出端子48に接続されている。これら表示電極18、19の電極取出端子47、48は、背面基板4の両辺近傍に夫々形成されている。なお、ここでは、表示電極19全体に共通に1つの電極取出端子48が設けられているものとしたが、駆動方法などにより、表示電極19全体を複数個ずつブロック化し、夫々のブロック毎に電極取出端子48を設けることもある。

【0076】なお、図8から明らかなように、メタルシート5aの表示電極18、19に平行な部分の下部に、これら表示電極18、19に平行にライン状導体パターン44-1、44-2、44-3、……が配置されている。

【0077】表示電極18-1、19-1の間に配置された中間電極43-1は、その一方の端部が接続パターン46-1を介して一方側のライン状導体パターン44-1に接続され、他方の端部が接続パターン46-2を介して他方側のライン状導体パターン44-2に接続されている。表示電極18-2、19-2の間に配置された中間電極43-2は、その一方の端部が接続パターン

46-3を介して一方側のライン状導体パターン44-2に接続され、他方の端部が接続パターン46-4を介して他方側のライン状導体パターン44-3に接続されている。以下同様に順次の中間電極43がライン状導体パターン44と接続されており、これにより、一連の中間電極43が、間にライン状導体パターンを挟んで、全て直列に接続されている。

【0078】なお、表示セル2内の表示電極18、19近傍には夫々、ここでは省略しているが、図11、図12、図13に示すように、表示発光放電時に放電電流を制限（動作点を設定）する場合のセル電流制限抵抗 R_{cx} 、 R_{cy} が形成されている。

【0079】図10は図8に示した第4の実施形態での各電極の接続手段の一具体例を示す図であって、51a、51bは取出端子、52-1、52-2、52-3、53-1、53-2、53-3、54a、54bは抵抗であり、図9に対応する部分には同一符号を付けて重複する説明を省略する。

【0080】同図において、表示電極18-1、18-2、18-3、……は夫々、個別に、抵抗値 R_{ly} のライン電流制限抵抗52-1、52-2、52-3、……を介して電極取出端子47-1、47-2、47-3、……に接続され、また、表示電極19-1、19-2、19-3、……は夫々、個別に、抵抗値 R_{lx} のライン電流制限抵抗53-1、53-2、53-3、……を介して共通の電極取出端子48に接続されている。また、中間電極43-1とライン状導体パターン44-1とを接続する接続パターン46-1は、抵抗値 R_{lm} のライン電流制限抵抗54aを介して一方の取出端子51aに接続されており、最後の中間電極43-nとライン状導体パターン44-(n+1)とを接続する接続パターン46-2nも、抵抗値 R_{lm} のライン電流制限抵抗54bを介して他方の取出端子51bに接続されている。

【0081】ここで、ライン電流制限抵抗54a、54bは、表示発光放電時に表示電極18、19間の放電電流が中間電極43に流れるのを制限するためのものである。

【0082】なお、ここでは、全ての中間電極43-1、43-2、43-3、……を直列の接続したものであるが、これら中間電極43-1、43-2、43-3、……を個別に夫々の取出端子に接続するようにしてもよい。この場合には、勿論中間電極43-1、43-2、43-3、……夫々毎に、取出端子との間に同様のライン電流制限抵抗が形成される。

【0083】また、ライン電流制限抵抗52-1、52-2、52-3、……は、表示発光放電時に表示電極18-1、18-2、18-3、……の放電電流を制限（動作点を設定）するために形成されたものであり、ライン電流制限抵抗53-1、53-2、53-3、……も、表示発光放電時に表示電極19-1、19-2、1

9-3、……の放電電流を制限（動作点を設定）するために形成されたものである。

【0084】これらライン電流制限抵抗52-1、52-2、52-3、……、53-1、53-2、53-3、……は、前記したセル電流制限抵抗 R_{cx} 、 R_{cy} の動作条件をライン毎に適正化（補正）するために設けているが、必要に応じて一方のみを用いるか、あるいはどちらも用いない場合もある。

【0085】図11は図8に示した第4の実施形態の構成での書込放電電圧を低減し、各電極のセル放電電流を制限する方法の一具体例を示すものであって、同図

(a)は1表示セル分を背面基板4側をみた平面図、同図(b)は同図(a)の分断線F-F'に沿う断面図である。なお、同図において、55~57はセル電流制限抵抗、58~61は貫通孔、62は誘電体層であり、図8に対応する部分には同一符号を付けている。

【0086】図11(a)において、図9に示した電極構造で表示発光放電時に放電電流を制限するために、表示セル2内の表示電極19に抵抗値 R_{cx} のセル電流制限抵抗55を設け、表示セル2内の表示電極18に抵抗値 R_{cy} のセル電流制限抵抗56を設けており、さらに、中間電極43にも、抵抗値 R_{cc} のセル電流制限抵抗57を設けている。

【0087】図11(b)において、背面基板4には、ガラス基板13の上に SiO_2 の地下膜14が形成され、その上にAg系などの厚膜導体からなるアドレス電極(A電極)15が、さらに、その上に厚膜の誘電体層16が形成されている。表示電極18、19や中間電極43とアドレス電極15との間の電極間容量を低減し、かつ表示電極18とアドレス電極15との間の書込放電電圧を低減し、夫々アドレス電極15との電極間ギャップを増加させる(50~500 μm 程度)ために、これら表示電極18、19や中間電極43とアドレス電極15との間に誘電体層17が設けられ、かつYスキャン電極である表示電極18とライン状導体パターン44(44-1、44-2)との間の表示電極18の近傍に、誘電体層17を局部的に除いた貫通孔61が形成されている。この貫通孔61の内部は、保護層21で覆われている。

【0088】表示電極18、19や中間電極43の上には、さらに、誘電体層62が形成されており、これら表示電極18、19や中間電極43からこの誘電体層62を通して貫通孔58、59、60が局部的に形成され、表示電極18、19や中間電極43が夫々個別に、誘電体層62に形成されているセル電流制限抵抗55、56、57と貫通孔58、59、60に充填された抵抗体を介して接続されるようにしている。これら貫通孔58、59、60は夫々、幅が表示電極18、19、中間電極43の電極幅以内に収められた絞り込み形状をなし、表示電極18、19や中間電極43と電氣的に接続されるセル電

流制限抵抗 55, 56, 57 の抵抗値の大きさを制御している。

【0089】誘電体層 62 やセル電流制限抵抗 55, 56, 57 の上には、さらに、壁電荷や壁電圧を形成するための誘電体層 42 が形成され、さらに、その上に、耐スパッタ性に優れた保護膜 21 が形成されている。この保護膜 21 には、2 次電子放出係数 α の大きな MgO 膜、あるいは陰極降下電圧 V_c の低い Y2O3 膜を用いている。

【0090】図 12 は図 8 に示した第 4 の実施形態の構成での書込放電電圧を低減し、各電極のセル放電電流を制限する方法の他の具体例を示すものであって、同図

(a) は 1 表示セル分を背面基板 4 側をみた平面図、同図 (b) は同図 (a) の分断線 G-G' に沿う断面図である。なお、同図において、63 はセル電流制限抵抗、64 は貫通孔であり、図 6 及び図 11 に対応する部分には同一符号を付けて重複する説明を省略する。

【0091】図 12 (a), (b) において、背面基板 4 では、ガラス基板 13 上に SiO₂ の下地膜 14 が形成され、その上に Ag 系などの厚膜導体からなるアドレス電極 15 が、さらに、その上に厚膜の誘電体層 16 が形成されている。この誘電体層 16 の上に表示電極 18, 19 や中間電極 43, アドレス電極 15 のアドレス補助電極 39 が形成されているが、これら表示電極 18, 19 や中間電極 43 とアドレス電極 15 との間の電極間容量を低減し、かつ表示電極 18 とアドレス電極 15 との間の書込放電電圧を低減するために、誘電体層 16 の層厚を十分に厚く (厚さ $t = 50 \sim 500 \mu\text{m}$) し、かつ誘電体層 16 に穴部 40 を設け、そこに Ag 系の厚膜導体を充填して導体スルーホール部 41 を形成し、この導体スルーホール部 41 を介してアドレス電極 15 とアドレス補助電極 39 とを電気的に導通させるようにしている。このアドレス補助電極 39 は、誘電体層 16 上に表示電極 18, 19 や中間電極 43, ライン状導体パターン 44-1, 44-2 と同時に形成される。

【0092】これら各電極を覆うように誘電体層 62 が形成され、この誘電体層 62 に表示電極 18, 19 や中間電極 43, アドレス補助電極 39 から貫通孔 58, 59, 60, 64 が設けられ、表示電極 18, 19 や中間電極 43, アドレス補助電極 39 が夫々個別に、誘電体層 62 上に形成されているセル電流制限抵抗 55, 56, 57, 63 と貫通孔 58, 59, 60, 64 に充填された抵抗体を介して接続されるようにしている。これら貫通孔 58, 59, 60, 64 の形状を、夫々が接続される電極幅以内に収まるように、絞り込んだ形状にすることにより、表示電極 18, 19 や中間電極 43, アドレス補助電極 39 の上に局所的に形成され、電気的に接続されたセル電流制限抵抗 55 の抵抗値 R_{cx} , セル電流制限抵抗 56 の抵抗値 R_{cy} , セル電流制限抵抗 57 の抵抗値 R_{cc} 及びセル電流制限抵抗 63 の抵抗値 R_{ca} を制御し

ている。

【0093】さらに、これらセル電流制限抵抗 55, 56, 57, 63 や誘電体層 62 の上には、誘電体層 42 と 2 次電子放出係数が大きくて耐スパッタ性に優れた MgO 膜の保護層 21 が順に形成されている。

【0094】アドレス電極 15 と表示電極 18 との間の放電開始電圧や電極間容量は、誘電体層 16 の厚さを十分に大きくすることにより、クロス電極構造の影響を抑制して低電圧化、低容量化を容易に実現している。さらに、表示電極 18 とアドレス補助電極 39 との上に夫々形成されるセル電流制限抵抗 56, セル電流制限抵抗 63 は面放電電極構造で同時に形成され、このため、セル電流制限抵抗 56, セル電流制限抵抗 63 間のギャップ g_4 の形状を精度良く形成し、放電開始電圧や電極間容量のばらつきを大幅に減少させている。

【0095】表示電極 18 上のセル電流制限抵抗 56 とメタルシート 5a からなるメタル隔壁とのギャップ g_5 は、上記のギャップ g_4 よりも小さくしている。これは、予備放電 (種火放電) をギャップ g_5 で発生させ、図 15 で後述する全書き込み期間の時間 t_1 におけるアドレス電極 15, 表示電極 18 間の放電開始電圧を減少させている。セル電流制限抵抗 57 とセル電流制限抵抗 55 との間のギャップ g_6 とセル電流制限抵抗 57 とセル電流制限抵抗 55 との間のギャップ g_7 とはほぼ等しく、陰極降下電圧 V_c 、つまり高電界強度を効率良く形成する寸法 ($50 \sim 150 \mu\text{m}$ 程度) や形状に設定されている。セル電流制限抵抗 57 のアドレス電極 15 長手方向の幅 w は、ギャップ g_6 (または、ギャップ g_7) + 幅 w の寸法が陽光柱形成時に放電効率が最大になるように、設定されている。

【0096】図 13 は、図 12 に示した構造において、メタル隔壁 5 をメタルシート 5a にさらに図 5 (b) に示した構成のメタルシート 5b を 1 枚加えた構成とした場合の変形例を示す図であって、同図 (a) は 1 表示セル分を背面基板 4 側をみた平面図、同図 (b) は同図 (a) の分断線 H-H' に沿う断面図である。なお、同図において、55a, 56a, 63a は保護層パターンであり、図 12 に対応する部分には同一符号を付けて重複する説明を省略する。

【0097】図 13 (a), (b) において、図 12 に示した具体例と同様に、表示電極 18, 19 とアドレス補助電極 39 に夫々セル電流制限抵抗 55, 56, 63 が形成されている。そして、これらセル電流制限抵抗 55, 56, 63 夫々の上には、図 12 に示した具体例での保護層 21 に代りに、RuO₂ 系の材料を用いた保護層パターン 55a, 56a, 63a が誘電体層 42 を介して形成している。これら保護層パターン 55a, 56a, 63a は、セル電流制限抵抗 55, 56, 63 とほぼ同一のパターン形状をなしているが、セル電流制限抵抗 56, セル電流制限抵抗 63 間のギャップ g_4 やセル

電流制限抵抗 56 とメタル隔壁 5 とのギャップ g5 などの寸法に影響を与えない形状としている。これにより、表示電極 18、19 やアドレス補助電極 39 の耐スパッタ性を向上させるとともに、陰極降下電圧 V_c の大幅な低減を実現させている。

【0098】なお、中間電極 43 はメタルシート 5b の仕切部 29 に対向しており、これには、セル電流制限抵抗は設けられていない。また、図 7 に示したように、中間電極 43 を省くこともできる。

【0099】RuO₂系の材料を用いる保護層パターン 55a、56a、63a の形成には、通常、厚膜プロセスを用いるが、薄膜プロセスとする場合もある。前者の場合、特に、全工程を厚膜プロセス化することができるため、薄膜プロセスの場合に比較して、材料、プロセス及び装置の面で低コスト化を実現している。

【0100】なお、図 1、図 7 及び図 8 に示した構成において、アドレス電極 15 と表示電極 18、19 との間に、誘電体層 16 に加えて誘電体層 17 を設け、上記のように、アドレス電極 15 と表示電極 18、19 との間のギャップを増加させて浮遊容量が形成されにくくしているが、かかる誘電体層 17 は、表示セル 2 内で表示電極 18、19 の部分とこれら表示電極 18、19 間とにこれら表示電極 18、19 に沿って設けられているものであって、表示電極 18 の部分から表示電極 19 とは反対側の部分には設けられておらず、また、表示電極 19 の部分から表示電極 18 とは反対側の部分には設けられていない。勿論、これら表示電極 18、19 を覆う誘電体層 20 も同様である。このように、表示電極 18 の部分から表示電極 19 とは反対側の部分に誘電体層 17、20 が設けられないようにしたことにより、アドレス電極 15 と表示電極 18 との間に行なわせる書込放電のための書込電圧を低減することができる。さらに、また、表示電極 18 の表示電極 19 側の傍らに、この表示電極 18 に沿って誘電体層 17、20 を除いた溝部を形成するようにしてもよい。このように構成することにより、この溝部でアドレス電極 15 と表示電極 18 との間の書込放電が発生し易くなり、この分さらに書込放電のための書込電圧を低減することができる。

【0101】ところで、これまで説明してきたメタル隔壁においては、折り曲げ形状（逆 U 字型）の放電路の加工性、組立性を向上させるため単純な孔形状を形成したメタルシートを積層した構造としている。例えば、図 1 や図 5 などに示すように、メタルシート 5a と 5b1・5b2 との開口の形状を異ならせることで、折り曲げ形状

（逆 U 字型）の放電路を形成している。このように開口の形状を異ならせたメタルシートを用意しておけば、折り曲げ形状（逆 U 字型）の放電路が容易に形成できるが、以下にこのメタルシートを積層した構造について詳述するとともに、他の積層構造の一例についても説明する。

【0102】図 18 は、他のメタル隔壁の構造を示すものであり、図 19 に示すメタル隔壁 5 における A-A' 断面を示す。なお、図 19 は、メタルシート 5a、5b を前面基板側から見た平面図であるため、最上層のメタルシート 5a の有する開口 27 と、その次層のメタルシート 5b の開口 28 とが図示されている。また、開口 27 からは次層のメタルシート 5b のメタル部分も図示されている。

【0103】図において、メタル隔壁 5 は、前述の実施例と同様に、図 1 などに示すプラズマディスプレイパネル 1 の構成において前面基板 3 と背面基板 4 とに挟まれた 3 ピース構造をとるため、前面基板 3 や背面基板 4 を形成するガラスの熱膨張係数に合わせた Fe-Ni 系のメタルシート 5 を積層して構成される。表面に配置した最外層のメタルシート 5a には、寸法の大きい開口 27 を 1 セル (L×W) 内に 1 個の割合で形成し、その下のメタルシート 5b には、寸法の小さい開口 28 を 2 個、開口 27 の内部に入りかつその形状の一部が重なるように形成している。メタルシート 5a、5b は、その上下表面及び孔内面は酸化被膜 22 により被覆されており、酸化アルミ等の酸化物セラミックスで被覆されている。従って、メタル隔壁 5 は、上下表面及び孔内面を酸化アルミ（酸化物セラミックス）被膜 22 で被覆した各メタルシート 5 の開口 27、28 を位置合せし 3 枚のメタルシート 5a、5b1、5b2 を積層して放電路 26 を形成している。メタルシート 5a、5b1、5b2 はそれぞれガラスフリット 81（81a、81b）で固着している。折り曲げ形状の放電路を形成したメタル隔壁 5 においてギャップ長さを長くする場合は、メタルシート 5b をさらに積層する。

【0104】ところで、酸化被膜 22 の成膜速度は、スパッタリング法を用いた CVD 法等によれば、複数の開口を有するメタルシートの場合、孔内面の垂直面よりも上下表面やその平面近傍が倍近く、或いはそれ以上に速くなる傾向にあることが経験されている。また、耐電圧特性を要求する領域は、メタル隔壁 5 の動作原理から背面基板 4 と対向する表面の近傍であり、メタル隔壁 5 の孔内面の耐電圧が表面に対して 20% 程度以下で良いことも経験されている。

【0105】そこで、我々は、以上の知見を基に、メタルシート 5 の表面近傍の被膜厚さ d1 を開口内面の被膜厚さ d2 よりも十分に厚くし、耐電圧特性と成膜形成時のスルーボットの点から約 2 倍程度の差を付けて酸化アルミ被膜（酸化被膜）22 を形成した。すなわち、前記複数の貫通孔を有する金属薄板を複数枚積層したメタル隔壁において、該金属薄板の上下表面及びその孔内面を酸化アルミ（Al₂O₃）等の酸化物セラミックスで被覆し、該上下表面近傍の被膜厚を該孔内面の被膜厚よりも十分に厚く（約 2 倍）する構造とした。なお、高電圧（高電界）が発生する背面基板 4 側のメタルシート 5b2

を除けば、残りのメタルシート5の酸化アルミ被膜22の厚さd1は薄く(2~3 μ m程度)でもよいことも経験されている。

【0106】図20に、他のメタル隔壁の構造を示す。

【0107】図18に示すメタル隔壁との大きな相違点は、メタルシート5a、5blの上下表面及び孔内面を非晶質ガラス被膜22aで被覆し、メタルシート5b2の上下表面及び孔内面を酸化アルミ被膜7で被覆した点である。すなわち、前記複数の貫通孔を有する金属薄板を複数枚積層したメタル隔壁において、最外層に配置しかつ前記第二の貫通孔を形成した金属薄板の上下表面及びその孔内面を酸化アルミ(A12O3)等の氧化物セラミックスで被覆し、残りの金属薄板を上下表面及びその孔内面を非晶質ガラスで被覆する構造とした。これら3枚のメタルシート5の積層固着部82a、82bは、前記したメタルシート5a、5bに形成した非晶質ガラス被膜22aをフリットガラスの代わりに兼用し、位置合わせした後、再溶融(約520度)させ、その後に加圧して固着させている。図1などに示す背面基板4側に配置されるメタル隔壁のメタルシート5b2は、特に高耐圧が必要なため酸化アルミ被膜22bを形成しているが、高耐圧の要求されないメタルシート5a、5blは、品質は劣るが高スループットであり、更にはフリットガラスとの兼用から、非晶質ガラスを用いてガラス被膜22aと積層固着部82を形成して、メタル隔壁5を低コスト化している。このように、高耐圧の要求されない低電界領域に配置される金属薄板にガラス被膜を形成し、或いは低電界領域での酸化アルミ被膜厚を薄くすることにより、低コストで高信頼度のメタル隔壁を提供している。また、前記金属薄板の上下表面及びその孔内面を被覆した非晶質ガラスを再溶融させて、メタル隔壁を構成する全ての該金属薄板を積層固着させることにより、積層固着に用いる非晶質のフリットガラスの材料、塗布プロセスが不要になり、大幅な低コスト化を実現している。

【0108】図21は、図20に示したメタル隔壁5において、メタルシート5blを1枚取り除いたものである。同じギャップ長さを得る場合は、加工性は劣化するが、低コストのメタル隔壁を提供できる。逆に、加工性に加えて、性能向上、機能付加のためメタルシート5blを増やしても良い。

【0109】なお、以上説明したメタルシートの断面形状には、図18などからも分かるように歪み部分が形成されている。この形状のひずみは、エッチングによる両面加工でできたものであり、この出っ張り部分(歪み部分)により蛍光体が付きやすくなる効果がある。

【0110】また、メタルシートに形成した開口27、28の形状は、円形状のものや矩形形状のものがあつたが、円形状のものはエッチングによる加工で容易に制御でき、蛍光体の塗布においても表面張力等に対して膜厚の均一化を容易にできると言った効果がある。一方、

矩形形状のものは、セルの開口率が向上すると言った効果がある。

【0111】次に、前記したメタル隔壁を用いたより具体的なプラズマディスプレイパネルの構造例を図23に示す。これは、例えば図19の平面図でA-A'断面に相当する。

【0112】図において、プラズマディスプレイパネル1は、前面ガラス基板3、背面ガラス基板4、及びメタル隔壁24から構成される3ピース構造をとっている。

【0113】前面ガラス基板3は、透明なガラス基板6の上にITO膜の透明電極10が形成され、さらに透明電極10の上には壁電荷を蓄積する厚膜(薄膜の場合もある)の誘電体11が順に形成されている。この上に透過型の可視光を出す薄い蛍光体層(数 μ m厚さ)を形成し、さらに高発光効率と高輝度を実現する場合もある。透明電極10は、前記したメタル隔壁24と組み合わせることにより、それぞれM'電極、M電極となり後述する図22(a)、図22(b)に示すように表示発光放電時にアノード電極として駆動し、長ギャップの放電回路gを形成している。

【0114】背面ガラス基板4は、ガラス基板13の上に透明なSiO₂の下地膜14が形成され、その上にAg系等の厚膜導体からなるアドレス電極(A電極)15のライン状パターン、厚膜誘電体16が順に形成される。厚膜誘電体16の上には、表示駆動用電極であるライン状パターンのX電極(共通電極)19、Y電極(Yスキューン電極)18の2電極に加えてアドレス補助電極(電極パターン)100が同時に形成される。アドレス補助電極100は導体スルーホール101を介してアドレス電極15と接続されている。X電極19、Y電極18、及びアドレス補助電極100の上には誘電体20が20~30 μ m程度形成され、その上に2次電子放出係数が大きくて耐スパッタ性に優れたMgO膜の保護層21が形成されている。この場合、Y電極18とアドレス補助電極100は、書き込み放電を行うため一定の放電ギャップga(50~100 μ m程度)を形成するように近接配置されている。Y電極18とアドレス補助電極100が厚膜誘電体16の同一平面状に同時印刷で形成されるため、高精度でばらつきの小さい放電ギャップgaが得られる。更に、X電極19、Y電極18と交差するA電極がこれらとの電極間容量増加を抑制するため、厚膜誘電体16の層厚を十分に大きく(200~500 μ m)している。これにより、書き込み時のアドレス電圧Vaを大幅に低減でき、ドライバーIC等の耐電圧低下に伴う低コスト化を実現している。

【0115】メタル隔壁24は、前記したように上下表面及び孔内面を酸化アルミ被膜22で被覆した金属薄板5(5a、5bl、5b2)を3枚積層固着し、その表面に蛍光体23を塗布して放電回路gを形成している。背面ガラス基板4上のX電極19、Y電極18に近接する金属

薄板5b2は、表示発光放電時に2点鎖線で示す表面近傍102(102a、102b)に高電界の発生領域をもつ。

【0116】図24は、図23と同様に前記したメタル隔壁24を用いたプラズマディスプレイパネル1の断面図を示す。例えば、図19の平面図でB-B'断面に相当する。背面ガラス基板4上のX電極19、又はY電極18に近接する金属薄板5b2は、図23の場合と同様に表示発光放電時に2点鎖線で示す表面近傍103(103a、103b)に高電界の発生領域をもつ。

【0117】図22(a)、(b)は、表示発光放電時に表示電極であるY電極18とX電極19をそれぞれカソードで駆動させた場合の放電路26内の電界分布(電気力線分布)図を示す。図において、表示電極であるX電極とY電極は背面基板4に形成されており、透明電極10は前面基板に形成されている。

【0118】図22(a)は、表示駆動用電極であるY電極18をカソードとしてサステインパルス電圧 V_{su} (-150~-180V)を印加し、残りの電極であるX電極19、メタル隔壁(M電極)5、及び透明電極(M'電極)10をアノードとして零ボルトにした場合の電気力線分布を示す。電界の集中する高電界領域は、2点鎖線で囲まれた領域83aに発生する。

【0119】図22(b)では、AC型表示駆動によりカソードがY電極18からX電極19に入れ代わり、これと同時に高電界領域も2点鎖線で囲まれた領域83aから83bに移動する。放電がアノードに向かって進展する場合でも、陰極降下電圧 V_c がカソード近傍の陰極暗部に形成されるため、陽光柱領域には放電路26に沿って数10V程度の電圧しか印加されない。このため、メタル隔壁5の背面基板4側に位置するメタルシート5b2には、要求される耐電圧特性が厳しくなるため少なくとも膜質のよい酸化アルミ被膜22bを被膜として形成される。

【0120】以上のように、高電圧が印加される表示発光放電の場合、図23、図24に示すように前面ガラス基板の導体パターン(M'電極)と、前記した大きさの異なる2種類の貫通孔を有するメタル隔壁(M電極)は、図22(a)、図22(b)に示す放電路g(一点鎖線の矢印で示す)を形成した1セルの電極配置構造(アドレス電極除く)で、表示駆動用電極として機能する。なお、図23、図24に示す構造において、M'電極は透明導体のみで形成しているが、透明導体上にメタル隔壁の平面形状に合わせた格子状のバス電極を形成する場合もある。

【0121】また、X電極、Y電極はAC型の表示駆動用電極であるため各々アノード電位(例えば、0V)、カソード電位(-160V~-180V)になり、図22(a)、図22(b)に示すように電位が交互に入れ替わって印加されるが、前面ガラス基板の導体パターン

(M'電極)とメタル隔壁(M電極)はどちらの場合でもアノード電位(0V)を印加されて駆動される。この時、X、Y電極間のセル内部壁面の放電路gには、グロー放電時に発生するポテンシャル分布が形成される。即ち、図22(a)の場合、Y、M電極間に2点鎖線で囲われた高電界領域と、M電極とM'電極で囲われた放電路内部の低電界領域とが形成され、各々グロー放電時の陰極暗部、陽光柱を効率よく形成している。なお、図22(a)、図22(b)の2点鎖線で示す2つの高電界領域は、放電路gを形成したM電極の端部、即ち背面ガラス基板上に形成されたX、Y電極と向かい合う片面側に存在する。従って、メタル隔壁に形成された絶縁皮膜の耐電圧特性(耐圧)は、駆動方法からX、Y電極と向かい合う背面ガラス基板側の近傍で満足することが要求される。

【0122】一方、放電路26には高電界領域83a、83bを除くとほとんど電気力線が存在せず、透明電極(M'電極)10を取り除いても放電路26を維持することもできる。すなわち、メタル隔壁の孔の内面放電路の部分は、グロー放電の低電界領域(低電圧領域:陽光柱形成電圧10~30V程度)を形成するが、この低電界領域はM電極のみでもほぼ維持できるものである。

【0123】そこで、我々はこれらの知見に基づき、メタル隔壁と共に放電路を形成している前面ガラス基板側のM'電極である導体パターンを削除した。すなわち、図示はしていないが、メタル隔壁、及び前面ガラス基板と背面ガラス基板とからなるプラズマディスプレイパネルにおいて、背面ガラス基板には表示発光放電を行う2つの表示駆動用電極と書き込み放電を行うアドレス駆動用電極とからなる導体パターンを形成し、該前面ガラス基板には導体パターンを形成しない構造とした。なお、この場合、放電がアノードに進展しても、電位分布はメタル隔壁5により効果的に形成される。

【0124】この構成によれば、メタル隔壁5による隔壁拡散の抑制効果がある程度低下させるが、前面基板3から透明電極(M'電極)10を除去できるためガラス基板6の加工処理が不要になる。このため、ガラス基板6にソーダライムを使用できる等、大幅な低コスト化となる。すなわち、前面ガラス基板の導体、誘電体等の形成を不要にでき、部材コストや製造装置の面でパネルを大幅に低コスト化できる。更に透明電極10の除去により可視光透過率の向上もでき、輝度、効率向上にも寄与する。

【0125】図14は以上のプラズマディスプレイパネルの実施形態を用いた本発明による画像表示装置の一実施形態の要部を示す平面図であって、1は上記実施形態のプラズマディスプレイパネル、65は表示パネル部、66は駆動制御装置、67-1、67-2は配線ケーブル、68は封着部、69は開口部、70はFPC(フレキシブル・プリントド・サーキット)基板、71-

1, 71-2, 71-3, 71-4は外部接続端子、72はネジ、73はモジュール（あるいは、チップ部品）、74はパネルカバーであり、前出図面に対応する部分には同一符号を付けて重複する説明を省略する。

【0126】同図において、この実施形態は、全体構成として、表示パネル部65と駆動制御装置66とが配線ケーブル67-1, 67-2で接続されたプラズマディスプレイパネル1を備えている。表示パネル部65は、上記プラズマディスプレイパネルの実施形態として示したように、前面基板3と背面基板4とこれらに挟まれたメタル隔壁5との3ピースで基本構成されており、これら3ピースが、前面基板3の外周の額縁型の領域を封着部68とし、この封着部68でガラスフリット材により固着され、この封着部68の内部のメタル隔壁5の開口27（図5）で規定される表示セル2（図1）には、Ne-Xe5%, 500 Torrの放電ガスが封入されている。

【0127】メタル隔壁5での封着部68よりも外側の4つ辺近傍に複数の開口部69が形成されており、これら開口部69を通して、メタル隔壁5に固着されたFPC基板70の外部接続端子71-1, 71-2, 71-3, 71-4と前面基板3の平面電極10（図1）の電極取出端子と背面基板4に形成された各電極の電極取出端子47, 49, 50, 51（図9, 図10）とを端子部を対応させて電気的に接続されている。その接続方法は、リードボンディングやワイヤーボンディング、ACF（異方導電性フィルム）などによる。

【0128】メタル隔壁5とFPC基板70とのグランド接続は、FPC基板70の角部でネジ72などを用いた締めなどで電気的な導通をとっている。表示パネル部65を駆動するための駆動LSI（IC）やサステインパルス発生器などは、複数個のモジュール（あるいは、チップ部品）73として、FPC基板70に搭載され、外部接続端子71-1, 71-2, 71-3, 71-4を通して各電極の電極取出端子47, 49, 50, 51へ接続されている。モジュール部品（あるいは、チップ部品）73で発生する熱は、FPC基板70を支えているメタル隔壁5の周辺部から放熱される。プラズマディスプレイパネル1自身の放熱性を向上させるため、パネルカバー74に、プラスチック材に代えて、熱伝導性の良いアルミ材などを使用する場合もある。

【0129】図15は図14に示したプラズマディスプレイパネル1の回路構成を示すブロック図であって、75は表示部、76-1はスキンドライバルLSI（IC）列、76-2はアドレスドライバルLSI（IC）列、77-1はXサステインパルス発生器、77-2はYサステインパルス発生器、78はホトカブラ、79はコントロール回路、80はDC/DCコンバータからなる電源回路であり、図14に対応する部分には同一符号を付けている。

【0130】同図において、表示パネル部65は一点鎖

線で囲んで示し、駆動制御装置66は三点鎖線で囲んで示している。二点鎖線で囲む表示部75は表示パネル部65のうちの駆動部を除いた部分であり、平面電極を有する前面基板3と表示電極（Y電極）群や共通表示電極（X電極）、アドレス電極（A電極）群及びメタル隔壁（M電極）を有する背面基板4と及びこれら基板に挟まれたメタル隔壁5とで基本的に構成されている。

【0131】アドレス電極群に対してメタル隔壁5の周辺部に形成されたアドレスドライバルLSI列76-2, Y表示電極群に対して同様に形成されたスキンドライバルLSI列76-1, X表示電極群に対して同様に形成されたXサステインパルス発生器77-1, YサステインパルスをスキンドライバルLSI列76-1に供給するための同様に形成されたサステインパルス発生器77-2が夫々図14でのモジュール部品（あるいは、チップ）73からなるものであり、これらモジュール部品（あるいは、チップ）73は、電極間の書込放電や維持放電（サステイン放電）による発光表示を行なうための各種駆動電圧パルス波形を印加する駆動回路を備えている。

【0132】駆動制御装置66は、表示データを転送して上記の駆動回路を制御するコントロール回路79（なお、TV信号発生器や表示データ発生器を含む場合もある）や、上記の駆動回路に必要な各種内部電圧を発生させる電源回路としてのDC/DCコンバータ80などからなる。実装上、上記の駆動回路は、表示パネル部65の薄型化を実現するために、駆動制御装置66に組み込まれる。

【0133】表示パネル部65の駆動回路は、X, Yのサステインパルス発生器77-1, 77-2と、モノリシックLSIドライバを用いたスキンドライバルLSI列76-1と、アドレスドライバルLSI列76-2とからなっている。スキンドライバルLSI列76-1はYサステインパルス発生器77-2に重ねるために、Yサステインパルス発生器77-2の基準電圧をスキンドライバルLSI列76-1の制御信号でシフトさせるフローティング方式をとり、ホトカブラ78がこの制御信号を分離して伝送し、スキンドライバルLSI列76-1に供給する。

【0134】制御回路として機能するコントロール回路79は、ゲートアレイとフレームメモリとで構成されている。また、DC/DCコンバータ80は、サステイン電圧 V_s を基に駆動波形に必要な各種内部電圧 V_{wi} , V_{aj} を発生させている。

【0135】図16は図1～図15に示したプラズマディスプレイパネル1の駆動方法の一具体例を示すタイミングチャート図であって、表示電極18（Y電極として示す）、アドレス電極15（A電極として示す）及び表示電極19（X電極として示す）の駆動波形を示すものである。

【0136】図16は映像信号の1フィールドを階調表示するために複数に分割した1つの区分である1サブフィールド(約1.6~2msecの期間)の基本波形を示しており、1サブフィールドは全書き込み期間、アドレス期間、サステイン期間及び消去期間の4つの期間で構成されている。ここで、丸印内の記号:0,+,-は夫々、X電極、Y電極、A電極上に放電後形成される壁電荷を示し(実際には、AC放電方式のため、図1などに示したように、これら電極上に形成された誘電体の保護膜であるMgO膜が真の電極となる)、夫々壁電荷量が零または無視できる場合を0、正電荷が形成される場合を+、負電荷が形成される場合を-として示している。

【0137】メタル隔壁5(例えば、図1)のメタル電位 V_m は、陽光柱を形成するグロー放電を安定化し、かつ発光効率、輝度を向上させるために、外部電位と浮遊容量電位の両方で与え、かつ両方の電位をほぼ等しく0Vにした。このため、X、Y電極の駆動波形の直流電圧成分は、1サブフィールドでほぼ0Vに設定される。

【0138】電圧動作マージンなどの安定度を考慮し、1フィールドで0Vに設定する場合もある。

【0139】また、矢印付きの*印は、主に2電極間で放電を発生させることを示している。3電極上の壁電荷は、1サブフィールドの開始時点 t_0 と終了時点 t_7 とで基本的に零である。

【0140】グロー放電全体の発光効率 η は、基本的には、図1などに示す放電路26を長くすることにより向上させている。しかし、放電路26が長くなると、放電遅れ時間や壁電荷形成時間の増加やバラツキなどが発生する。そこで、これらの問題を取り除くため、以下に示す電子駆動を中心にした高速駆動方法を用いている。

【0141】いま、図1に示した実施形態を例にとると、表示セル2を選択する場合、Y電極(表示電極)18とA電極(アドレス電極)15との間で書き込み放電を行ない、Y電極18の誘電体表面上(実際には、誘電体層の上に形成されたMgO膜の表面上)に正の壁電荷を形成する。サステイン期間に入ると、第1番目の表示発光放電時において、メタル隔壁5とX電極(共通表示電極)19に表示パルス電圧 $V_K (=0V)$ 、正の壁電荷が形成されたY電極18に表示パルス電圧 $V_A (=正電圧V_{sus})$ を夫々印加することにより、夫々をカソード電極、アノード電極とし、カソード電極としてのメタル隔壁5(特に、メタルシート5b2)とアノード電極としてのY電極18との間で種火(予備)放電を発生させ、Y電極18上の壁電荷を負の壁電荷に変換している。第2番目のパルス以降が本来の表示発光放電となる。第2番目以降の表示発光放電時では、放電路26が0.5~3.0mmの場合に対して、アノード電極上には、直ちに(1 μsec 程度で)十分な量の電子を付着させ、負電荷形成を中心とする安定かつ高速なメモリ放電を得ている。メタル隔壁5とX電極18に表示パルス

電圧 $V_A (=0V)$ 、負の壁電荷が形成されたY電極18に表示パルス電圧 $V_K (=負電圧V_{sus})$ を夫々印加することにより、夫々をアノード電極、カソード電極とし、アノード電極としてのメタル隔壁5(特に、メタルシート5b2)とカソード電極としてのY電極18との間で種火(予備)放電を発生させ、直ちにX、Y電極(カソード、アノード電極)間の主放電に発展させて陽光柱を形成するグロー放電を得ている。このときのパルス幅は、第2番目のパルスのみ壁電荷(壁電圧)を確実に形成するために、3~10 μsec 程度としている。

【0142】このサステイン期間中、メタル隔壁5の電位はグラウンドされているが、第1番目のパルスと第2番目のパルス以降とで夫々カソード、アノード電極として使い分けられている。アドレス期間でY電極18上に負電荷を書き込む場合には、第1番目のパルスは不要になり、第2番目のパルスからスタートさせることができる。

【0143】以下、図16の各期間の動作を説明する。

【0144】全書き込み期間の場合、Y電極18とA電極15との間で2回(時点 t_1, t_2)放電を発生させる。この全書き込み期間の終了時点では、例えば、図1に示したプラズマディスプレイパネル1の全領域の表示セル2に対して、Y電極18側に負電荷が、A電極15側に正電荷が夫々形成される。これは、次のアドレス期間において、サステイン期間で放電させるべき表示セルで書き込み放電を行なわせるためにY電極18、A電極15に印加するパルス電圧(時点 t_3)を低電圧化するために行なうものである。サステイン期間では、X、Y電極19、18間にパルス電圧(第1番目のパルス)を印加することにより(時点 t_4)、Y電極18上に書き込まれた正電荷を負電荷に変換し、次からは(第2番目のパルス以降)、X、Y電極19、18に交互に負電荷を生じさせる放電を行なわせることにより、アドレス期間で書き込み放電が行なわれた表示セルの発光を行なわせる。

【0145】ここで、時点 t_1 での放電は、Y電極18とA電極15との間の放電開始電圧 V_{oa-y} を考慮して、Y電極18に印加するパルス電圧 V_y を正電圧($=180V$)から負電圧($=-180V$)に変化させて交流動作をさせることにより、実効的にパルス電圧 V_y を低電圧化した。一方のA電極15のパルス電圧 V_a も、これと同時に、低電圧化($=0V$)される。特に、Y電極18のパルス電圧 V_y とA電極15のパルス電圧 V_a との放電条件を安定化するため、時点 t_1 において、放電開始電圧の低いM電極(メタルシート5a(図12))とY電極18との間のギャップ g_5 で予備放電(種火放電)を発生させ、放電開始電圧 V_{oa-y} を低減させている。このとき、放電個所が表示セル2の底面にあつて、その表面から十分に離れているため、全書き込み期間のコントラスト低下へ及ぼす影響は小さい。

【0146】図16において、時点 t_1 でY電極18に

正の壁電荷を、A電極15上に負の壁電荷を安定に形成できる場合には、直ちにアドレス期間に移行することができる。これにより、アドレス期間でのアドレス放電により、Y電極18の壁電荷を負に、A電極15の壁電荷を正に夫々符号反転させることができるから、次のサステイン期間では、Y電極18の壁電荷を正から負に符号反転するためのY電極に印加する第1番目のパルス(時点t4)が不要になる。

【0147】全書き込み期間の初期放電(時点t1)でのパルス幅を10~20 μ sec程度とすることにより、次の放電(時点t2)では、壁電荷を自己消去させる放電を発生させている。さらに、この時点t2での放電の直後にY電極18に負電荷を、A電極15に正電荷を夫々効率良くかつ安定に形成させるために、Y電極18に正電圧(180V)のパルス電圧Vyを10 μ sec以上印加した。

【0148】アドレス期間では、A電極15とY電極18には夫々、正電荷、負電荷が形成された状態で安定な動作を確保するため、+40Vのパルス電圧VyがYスキャンパルスとして印加され、かつYスキャンで点灯すべく選択される表示セル(図1)に対応するA電極15には、時点t3で+60Vのパルス電圧Vaが印加されることにより、書き込み放電が発生してY電極18に正電荷が形成される。このようにして、書き込み放電で選択されるY電極18上に正電荷が形成され、選択されないY電極18では、全書き込み期間で形成された負電荷がそのまま形成された状態になっている。このとき、全書き込み期間で形成された壁電荷(壁電圧)と、パルス電圧Vyの立下りによる電圧低下分と、パルス電圧Vaの印加電圧とにより、放電条件を設定している。

【0149】A電極15とY電極18とは、これらが前面基板と背面基板とに別々に設けられた対向電極構造の場合と異なり、図1に示すように、面内クロス電極構造であるため、電極間ギャップ長を数十 μ m程度に短くすることができる。このため、時点t3にA電極15に印加するパルス電圧Vaのパルス幅は、これまでの1.5~2.5 μ secから約0.5~1.5 μ secの半分以下に低減している。この結果、パルス幅に比例するアドレス期間の長さを減少させることができ(アドレスの高速化)、1サブフィールドにおけるサステイン期間の長さの割合、即ち、発光デューティを2倍程度に増加させている。即ち、上記のように面内クロス電極構造としたことにより、書き込みパルス電圧のパルス幅を低減し、この低減した分後述するサステインパルス数を増加させて輝度を向上させている。

【0150】サステイン期間では、選択された表示セルで第1番目のパルスによる電荷交換が行なわれた後(時刻t4)、第2番目のパルス以降では、X、Y電極19、18間での維持放電発光をさせている。X、Y電極19、18のうちの一方をメタル隔壁5あるいは中間電

極43と同電位のアノード電極とする表示パルス電圧VAを、また、他方をカソード電極とする表示パルス電圧VKを夫々使い、これらを交互に0Vと負のサステイン電圧Vsus(=-180V)に設定することにより、陽光柱を形成したグロー放電を安定かつ効率良く発生させている。

【0151】具体的には、時刻t4にY電極18に印加されるパルス電圧Vyの第1番目のパルスは、表示パルス電圧VAとしての正(+180V)のサステイン電圧Vsusであり、これと同時にX電極19に印加するパルス電圧Vxの第1番目のパルスとメタル隔壁5に印加するパルス電圧とは、表示パルス電圧VKとしての0Vの電圧であり、これにより、時点t4において、まず、電界集中が起こるメタル隔壁5とY電極18(アノード電極)との間のギャップg5(図12、図13など)で予備放電(種火放電)が起こり、選択された表示セル2内に封入されたNe-Xe5%、400~500Torrの放電ガスの電離気体(ブライミング粒子)が発生し、その直後、表示電極であるX、Y電極19、18間の主放電に移行して陽光柱が形成される。

【0152】第1番目のパルス(時点t4)による放電を確実に発生させるため、そのパルス幅を、特に、6~10 μ secと大きくした。第2番目のパルス以降では、放電発光回数(サステインパルス数)を増加させるため、負電荷形成を中心とした高速メモリ放電により、一定の発光デューティ(サブフィールド期間でのサステイン期間の割合)に対して、パルス幅(さらには、パルス休止幅も含めて)を必要最小限に減少させている。サステイン期間での最終パルス(時点t5)では、Y電極18に印加されるパルス電圧Vyが0Vであり、X電極19に印加されるパルス電圧Vxが負のサステイン電圧Vsus(=-180V)である。

【0153】次の消去期間では、サステイン期間が終了する時点t5で、Y電極18、X電極19及びA電極15上に形成された壁電荷を消去(初期化)する。このために、時点t6にX、Y電極19、18間にパルス幅の短いパルス電圧を印加して短時間の放電を行なわせる。これは、この放電後の空間電荷を中和させ、かつ壁電荷の形成を防止するためのものであって、放電直後の電界を取り除くことにより、消去放電を発生させている(短パルス消去方式)。また、これと同時に、A電極15上に形成される壁電荷も中和される。特に、A電極15に正電荷が残留する場合には、同様に、近接するY電極18、A電極15間に短かいパルス幅のパルス電圧を印加することにより(時点t7)、これを消去放電させる。

【0154】一方、残った壁電荷の消去、中和に対してX、Y電極19、18間の印加電圧を最小維持電圧レベルまで減少させ、パルス幅を長くする方法を用いる場合もある(長パルス消去方式)。さらに、これら2つの消去方式を同時に組合せて効果的に用いる場合もある。

【0155】

【発明の効果】以上説明したように、本発明によれば、パネルの発光効率及び輝度が大幅に向上したプラズマディスプレイパネルを提供することができる。

【0156】また、本発明によれば、陽光柱を効率良くかつ安定に形成して、放電効率が大幅に向上したプラズマディスプレイパネルを提供することができる。

【0157】さらに、本発明によれば、パネルの前面基板の平面電極をグランド接地してシールド構造とするものであるから、不要電磁輻射（EMI）を効果的に抑制したプラズマディスプレイパネルを提供することができる。

【0158】さらにまた、本発明によれば、これらのプラズマディスプレイパネルを用いたことにより、消費電力が低減し、薄型で不要電磁輻射を効果的に抑制した画像表示装置を提供することができる。

【0159】さらにまた、本発明によれば、折り曲げ形状（逆U字型）をもつ放電路を容易に形成可能な金属隔壁とそれを用いたプラズマディスプレイパネルを提供することができる。

【0160】さらにまた、本発明によれば、耐電圧特性を確保できる絶縁皮膜を効率よく形成した金属隔壁とそれを用いたプラズマディスプレイパネルを提供することができる。

【図面の簡単な説明】

【図1】本発明によるプラズマディスプレイパネルの第1の実施形態の1表示セル部分を拡大して示す断面図である。

【図2】図1に示した表示セル部分のアドレス電極の長手方向からみた断面図である。

【図3】図1に示した表示セル部分の金属隔壁部分を示す断面図である。

【図4】図1に示した表示セル部分の背面基板側、前面基板側をみた平面図である。

【図5】図1における金属隔壁を構成する金属シートの一具体例を示す平面図である。

【図6】本発明によるプラズマディスプレイパネルの第2の実施形態の1表示セル部分を拡大して示す図である。

【図7】本発明によるプラズマディスプレイパネルの第3の実施形態の1表示セル部分を拡大して示す図である。

【図8】本発明によるプラズマディスプレイパネルの第4の実施形態の1表示セル部分を拡大して示す図である。

【図9】図8に示した第4の実施形態の背面基板側をみた平面図である。

【図10】図8に示した第4の実施形態での各電極の接続手段の一具体例を示す平面図である。

【図11】図8に示した第4の実施形態での各電極のセ

ル放電電流を制限する方法の一具体例を示す図である。

【図12】図8に示した第4の実施形態での各電極のセル放電電流を制限する方法の他の具体例を示す図である。

【図13】図12に示した構造において、表示セル内に金属シートによる仕切壁を設けた場合の構成を示す図である。

【図14】本発明によるプラズマディスプレイパネルを用いた画像表示装置の一実施形態を示す平面図である。

【図15】図14に示した実施形態での回路構成を示すブロック図である。

【図16】本発明によるプラズマディスプレイパネルで用いる駆動波形の一具体例を示すタイミングチャートである。

【図17】対向表示電極構造のプラズマディスプレイパネルの表示セル構造を示す断面図である。

【図18】本発明によるプラズマディスプレイパネルで用いる隔壁の構造を示す断面図である。

【図19】本発明によるプラズマディスプレイパネルで用いる隔壁の構造を示す平面図である。

【図20】本発明によるプラズマディスプレイパネルで用いる隔壁の構造を示す断面図である。

【図21】本発明によるプラズマディスプレイパネルで用いる隔壁の構造を示す断面図である。

【図22】本発明によるプラズマディスプレイパネルにおける電気力線を示す図である。

【図23】本発明によるプラズマディスプレイパネルを示す断面図である。

【図24】本発明によるプラズマディスプレイパネルを示す断面図である。

【符号の説明】

- 1 プラズマディスプレイパネル
- 2 表示セル
- 3 前面基板
- 4 背面基板
- 5 金属隔壁
- 5 a, 5 b, 5 b1, 5 b2 金属シート
- 8 透明電極
- 9, 9-1, 9-2 バス電極
- 10 平面電極
- 11 誘電体層
- 12 蛍光体層
- 15 アドレス電極
- 16, 17 誘電体層
- 18 表示電極（Y電極）
- 19 表示電極（X電極）
- 20 誘電体層
- 21 保護層
- 23 蛍光体
- 24 隔壁

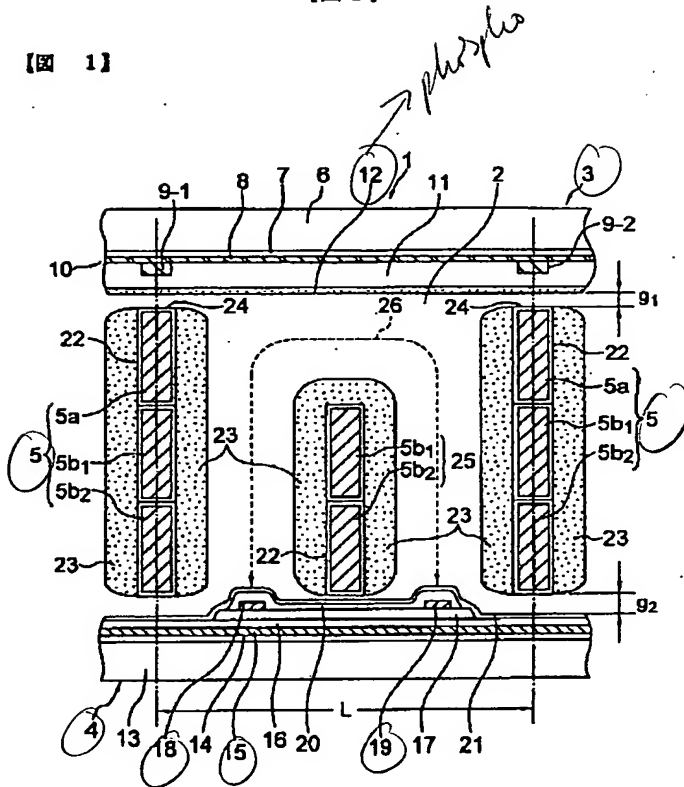
25 仕切壁
26 放電路
29 仕切部
39 アドレス補助電極
40 穴部
41 導体スルーホール部
42 誘電体層
43 中間電極

44-1, 44-2, 44-3 ライン状導体パターン
55~57 セル電流制限抵抗
55a, 56a 保護層パターン
58~61 貫通孔
62 誘電体層
63 セル電流制限抵抗
63a 保護層パターン
64 貫通孔

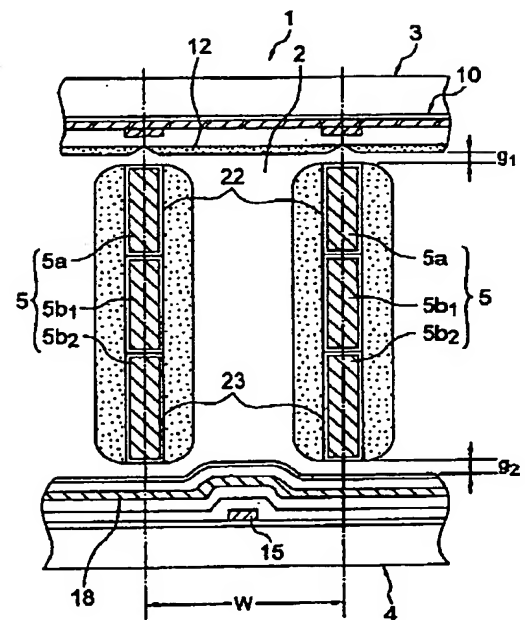
【図1】

【図2】

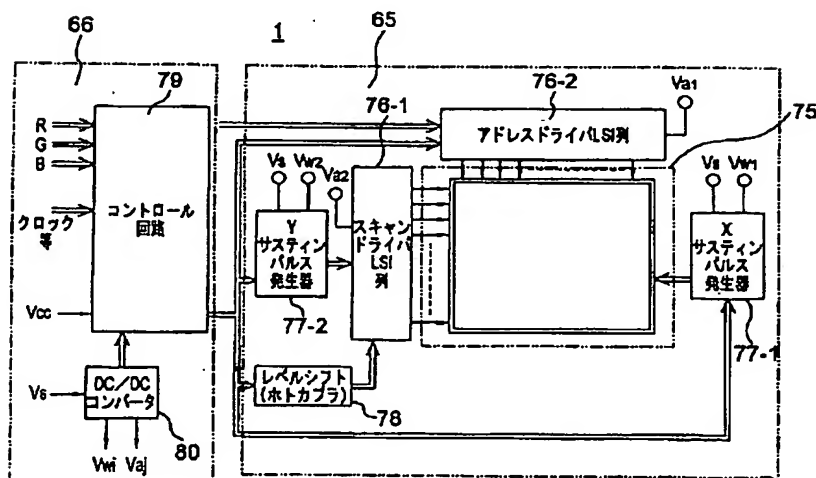
【図1】



【図2】



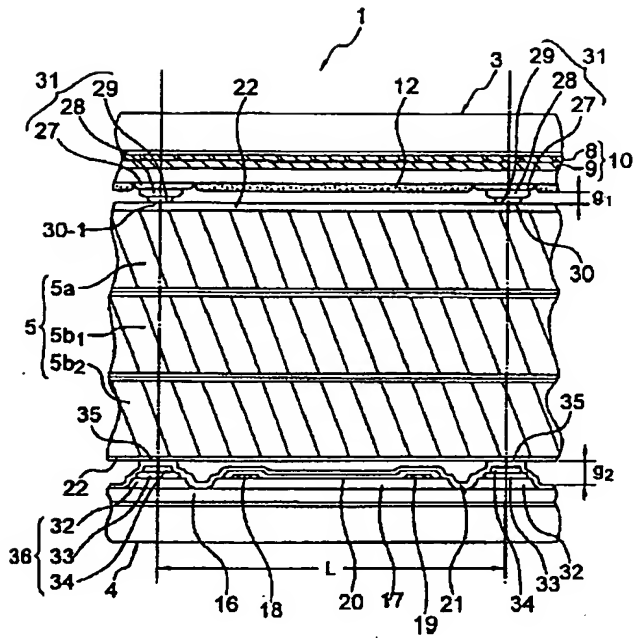
【図15】



【図15】

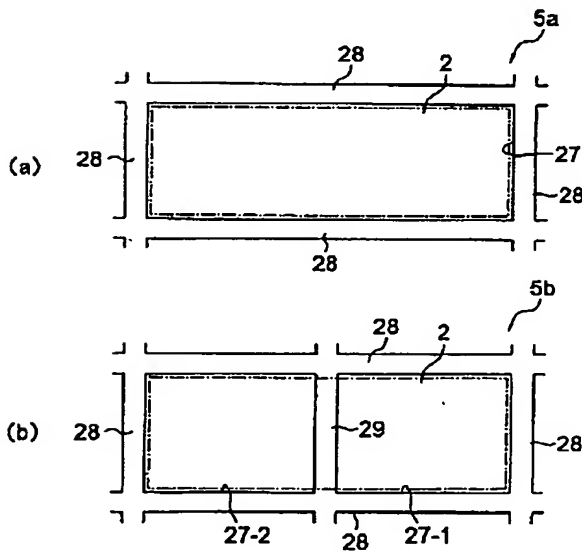
【図 3】

【図 3】



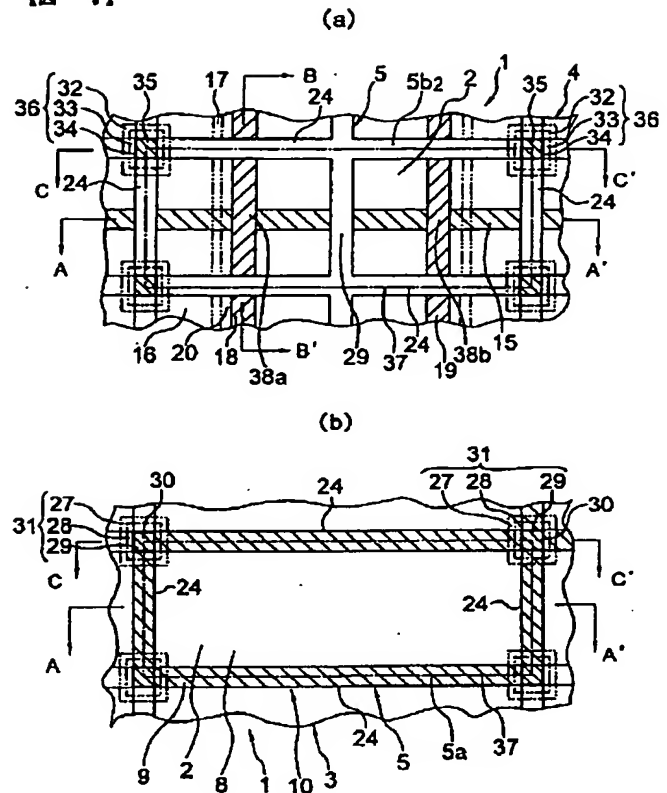
【図 5】

【図 5】



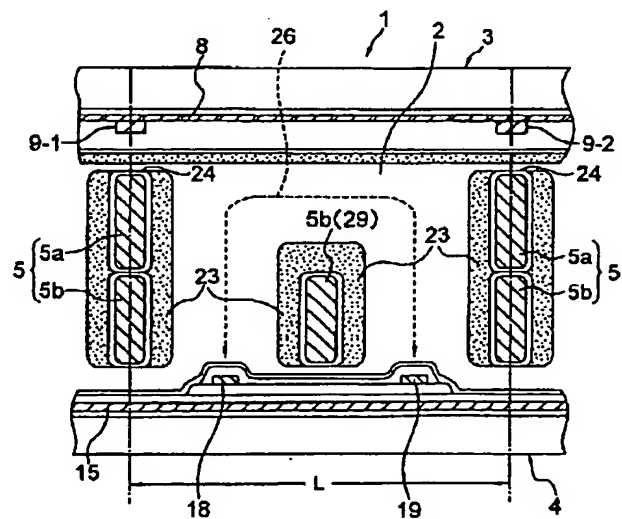
【図 4】

【図 4】



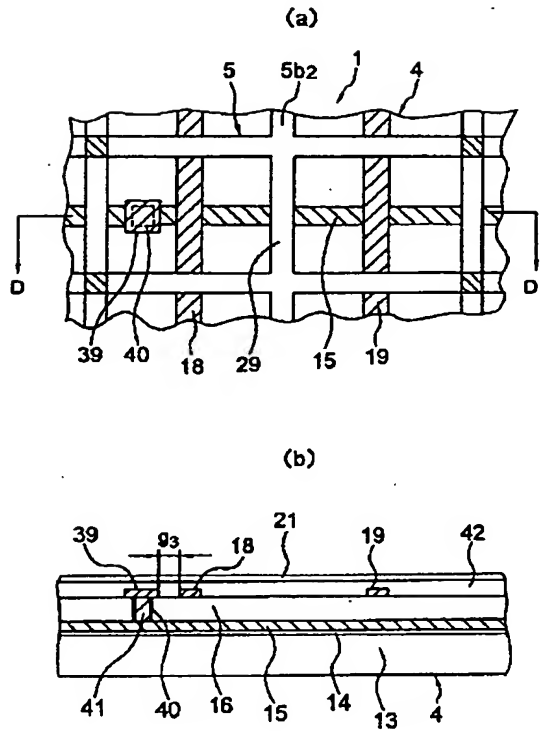
【図 7】

【図 7】

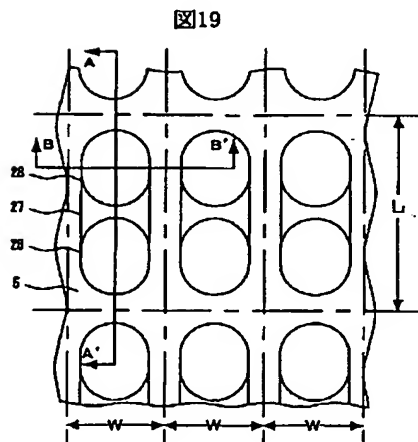


【図 6】

【圖 6】

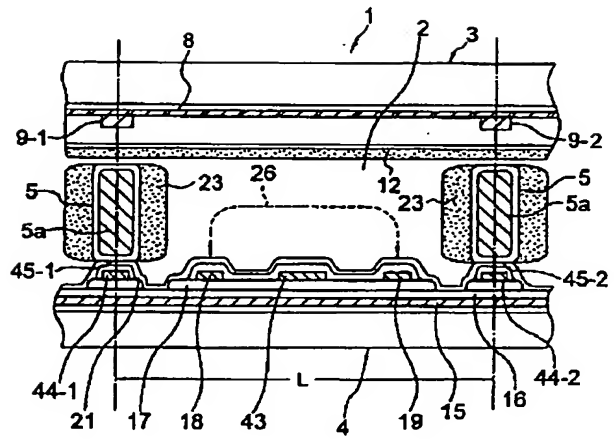


【☒ 19】



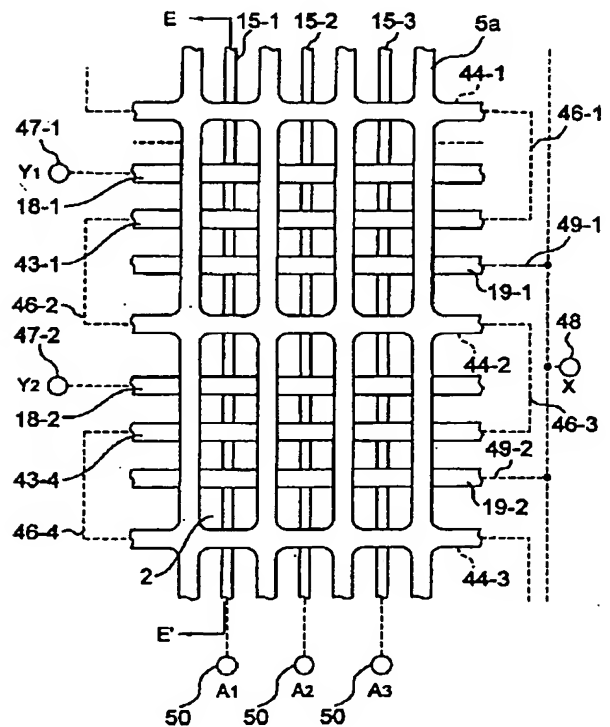
【圖 8】

【圖 8】



【図 9】

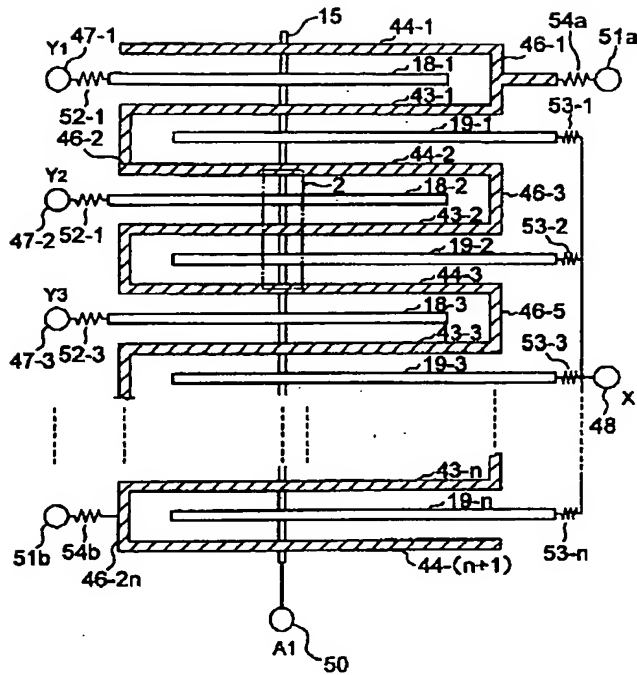
【圖 9】



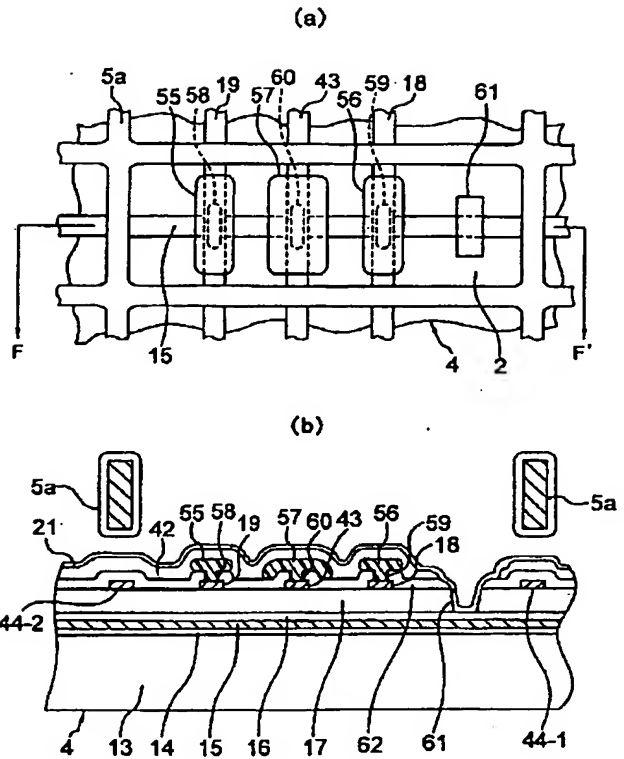
【図 10】

【図 11】

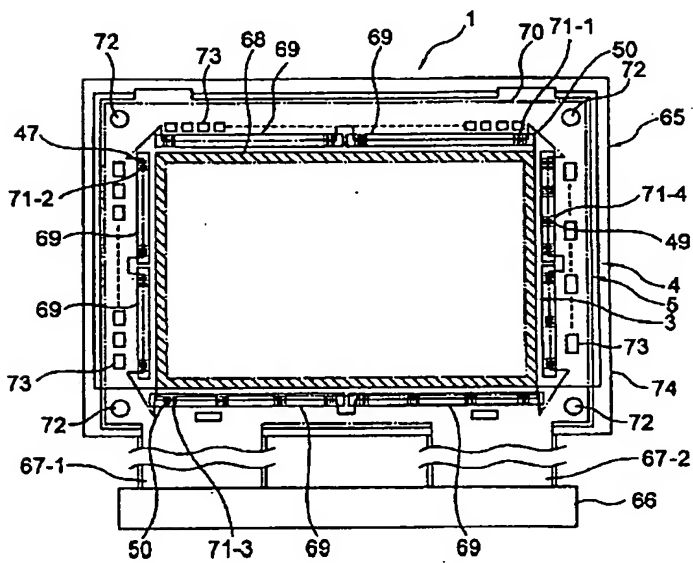
【図 10】



【図 11】



【図 14】

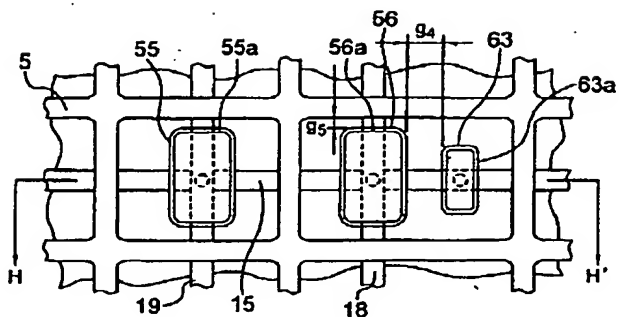


【図 14】

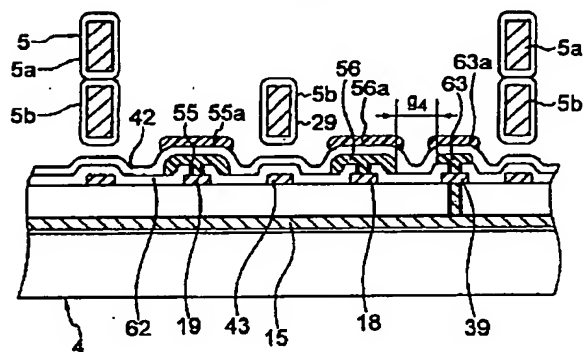
【图 13】

【圖 13】

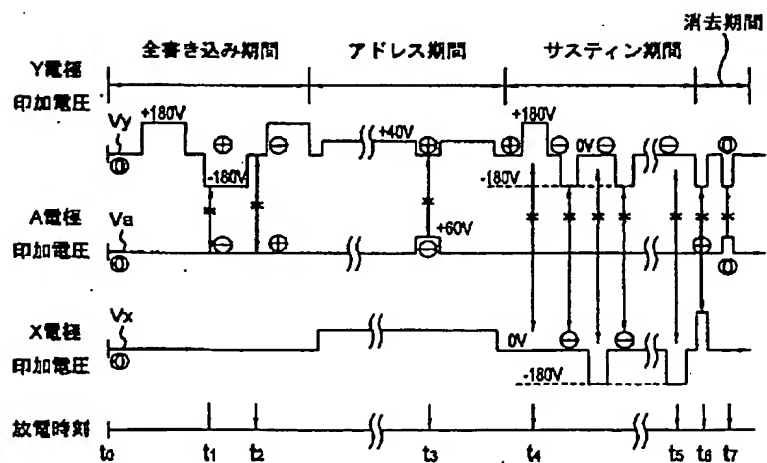
(a)



(b)



【图 16】



[圖 15]

【図17】

【図23】

【図17】

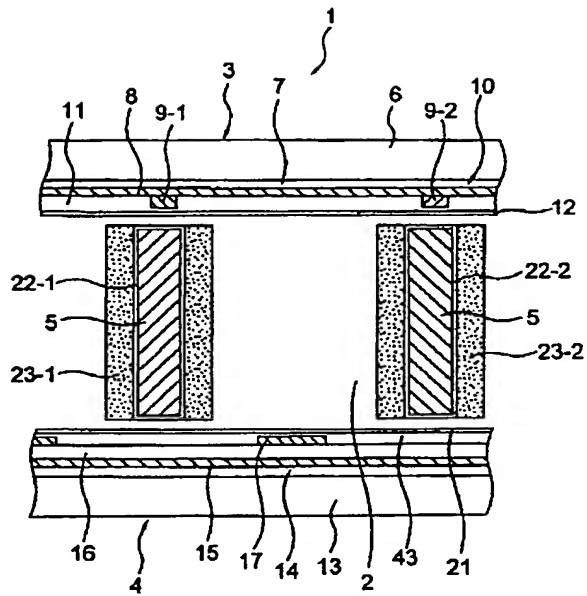
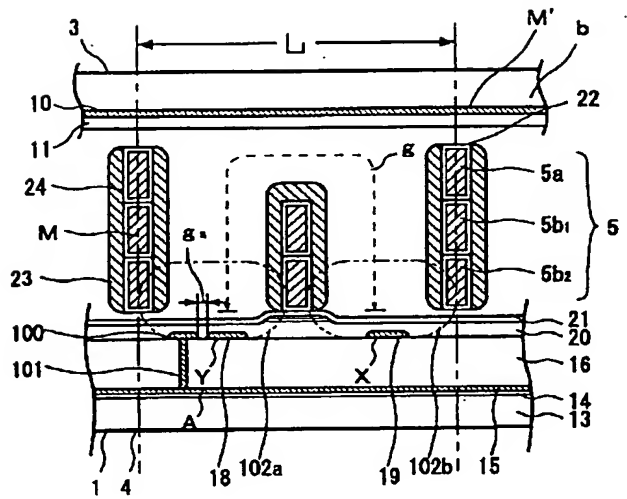
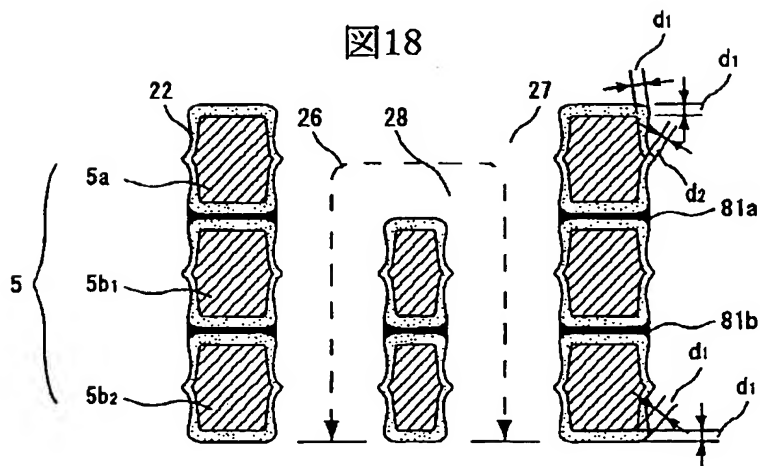


図23



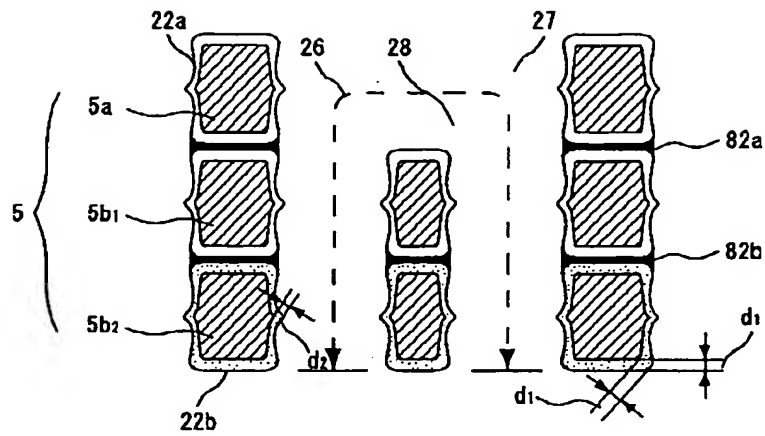
【図18】

図18



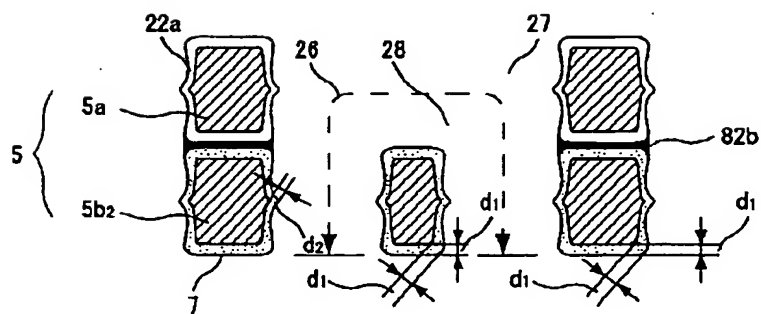
【図 20】

図 20



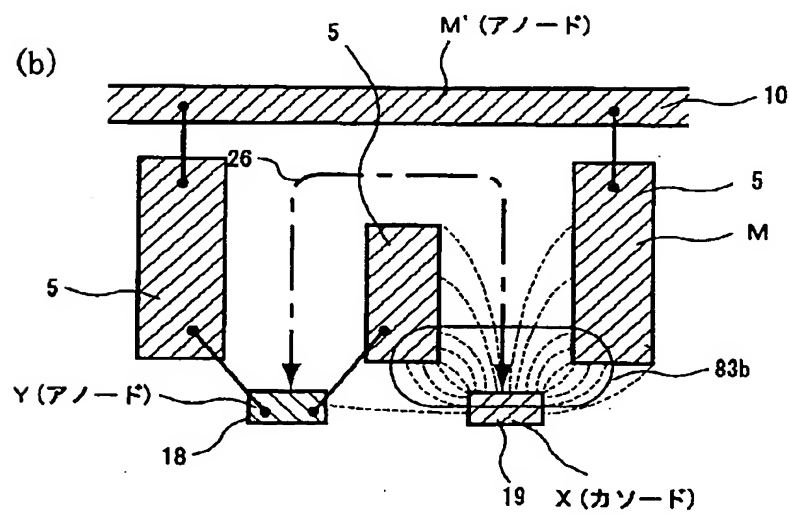
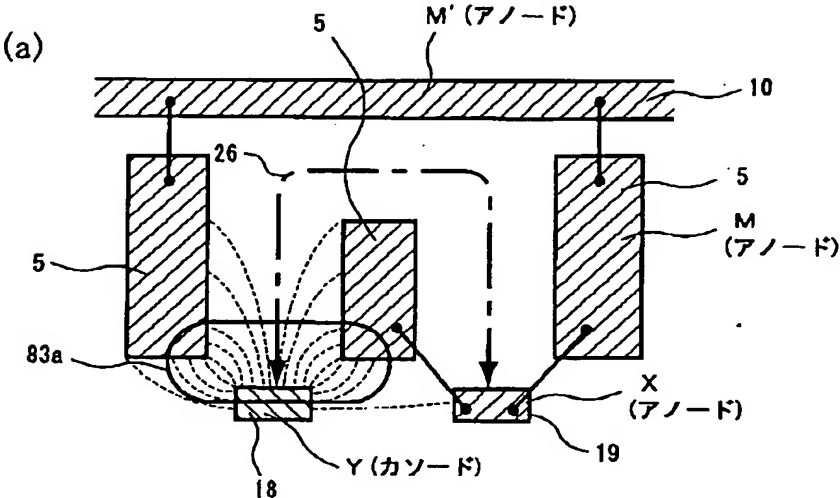
【図 21】

図 21



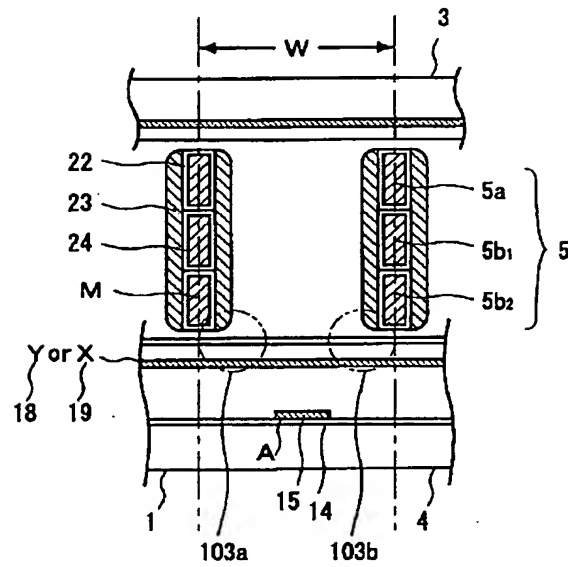
【图 22】

図22



【図24】

図24



フロントページの続き

(72)発明者 種井 平吉
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72)発明者 牛房 信之
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72)発明者 庄子 房次
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内